



AN 835: PAM4 信令基础

本翻译版本仅供参考，如果本翻译版本与其英文版本存在差异，则以英文版本为准。某些翻译版本尚未更新对应到最新的英文版本，请参考[英文版本](#)以获取最新信息。



在线版本



发送反馈

AN-835

ID: 683852

版本: 2019.03.12

内容

1. 引言	4
1.1. NRZ 基础	4
1.2. 使用 PAM4 编码方案的标准	7
1.3. CEI-56G 互连范围和应用距离	8
1.3.1. VSR (Very Short Reach) Chip-to-Module (VSR(很短距离)芯片到模块)	8
1.3.2. MR (Mid-Range Reach) - Chip to Chip Within a PCBA(MR(中程距离)-PCBA 中的芯片到芯片)	9
1.3.3. LR (Long Reach) - Chip to Chip Across a Backplane/Midplane or a Cable(LR(长距离)-背板/中板或者电缆上的芯片到芯片)	9
2. CEI-56G-MR 发送器	11
2.1. 命名约定	11
2.2. 眼高(EH6)和眼宽(EW6)	11
2.3. 眼线性(Eye Linearity)	13
2.4. 电气特性	14
2.4.1. 发送器特征	14
2.4.2. 发送器回波损耗(Transmitter Return Loss)	15
2.4.3. 发送器线性(R_{LM})	17
2.4.4. 信噪比(SNDR)	18
2.5. PAM4 抖动方法	19
2.6. TX 预加重方法	19
3. CEI-56G-MR-PAM4 接口详细信息	21
3.1. COM 介绍	21
3.1.1. 背板测量	22
3.2. 标准通道规范 COM	27
3.3. 信息通道插入损耗	29
3.4. 信息通道回波损耗	30
4. CEI-56G-MR-PAM4 接收器	31
4.1. 分析 PAM4 信号的挑战	31
4.2. PAM4 接收器体系结构	32
4.2.1. 模拟与数字接收器	32
4.2.2. Slicer(限幅器)	32
4.2.3. 时钟和数据恢复(CDR)	32
4.3. 均衡技术	32
4.4. CEI-56G-MR-PAM4 接收器详细信息	33
4.4.1. 电气特性	33
4.4.2. 接收器输入回波损耗	33
4.4.3. 接收器干扰容限	34
4.4.4. 接收器抖动容限	34
5. PAM4 链路案例研究	36
5.1. OIF_Stressed	36
5.1.1. 通道特征	37
5.1.2. 使用 Advanced Link Analyzer 的 OIF_Stressed PAM4 链路仿真	39

5.2. OIF_Compliant.....	40
5.2.1. 通道特征.....	41
5.2.2. 使用 Advanced Link Analyzer 的 OIF_Compliant PAM4 链路仿真.....	43
6. 中距离(MR) PAM4 系统设计研究.....	45
6.1. 系统功率.....	45
6.2. 系统成本.....	45
6.3. 电路板空间.....	45
6.4. 结论.....	45
7. 词汇表和首字母缩写词.....	47
8. 参考文献.....	49
9. AN 835: PAM4 信令基础的文档修订历史.....	50

1. 引言

Pulse-Amplitude Modulation 4-Level (PAM4)应用笔记介绍了 PAM4 的原理和操作，同时介绍了 Intel® Stratix® 10 TX 器件功能和 57.8 Gbps 数据速率应用的实现。

由于 Common Electrical Interface (CEI)中建立了基准，因此本应用笔记通常使用 56 Gbps 来描述数据速率。然而，实际数据速率可能高达 57.8 Gbps。

1.1. NRZ 基础

以太网是一个计算机网络技术的集合，在局域网(LAN)、城域网(MAN)和广域网(WAN)中得到最广泛的使用。

自从 1980 年投入商业应用和 1983 年首次标准化以来，以太网一直通过即时数据传输来满足对互联世界不断增长的需求。100G 以太网的开发目前正在进行中。实现更高的以太网速度(如 200G/400G)需要在技术上有重大突破。有两种编码方案可供参考：Non-Return-to-Zero (NRZ)，也称为 Pulse-Amplitude Modulation 2-Level (PAM2)和 Pulse-Amplitude Modulation 4-Level (PAM4)。由于 NRZ 的 Nyquist 频率较高，从而导致与通道有关的损耗较高，因此 PAM4 已成为更可行的解决方案。

NRZ 是一种调制技术，有两个电压电平来表示逻辑 0 和逻辑 1。PAM4 使用四个电压电平来表示两位逻辑(11、10、01 和 00)的四个组合。有关 PAM4 命名约定的详细信息，请参考 *Standards Using PAM4 Coding Scheme*。每个调制方案都有一组独特的优点和缺点。

图 1. NRZ (PAM2)和 PAM4 编码

与 NRZ 相比，PAM4 的优点是：在相同的波特率(28 GBaud PAM4 = 56 Gbs)下，PAM4 有一半的 Nyquist 频率和两倍的吞吐量，因为每个电压电平(“symbol”)代表两位信息。PAM4 案例不是灰色编码的。

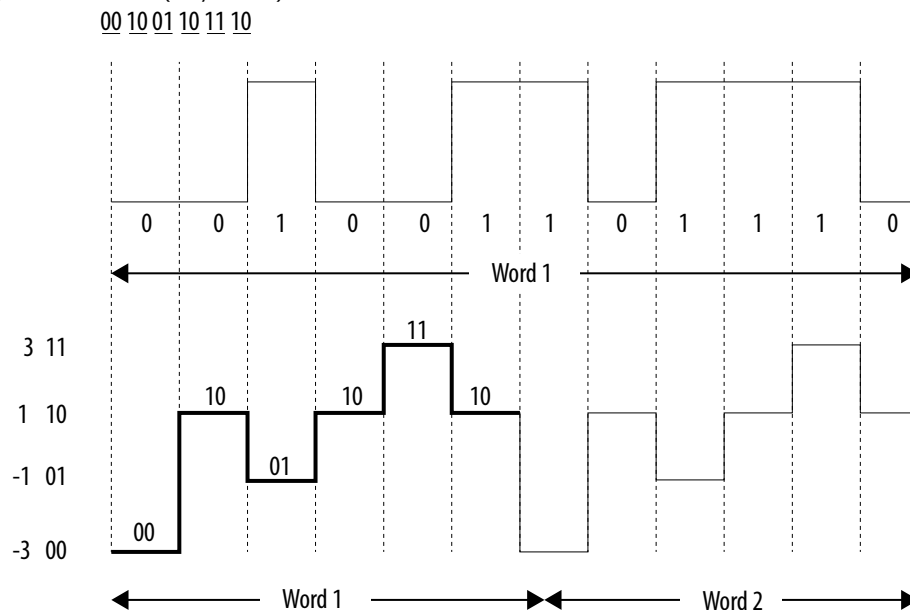
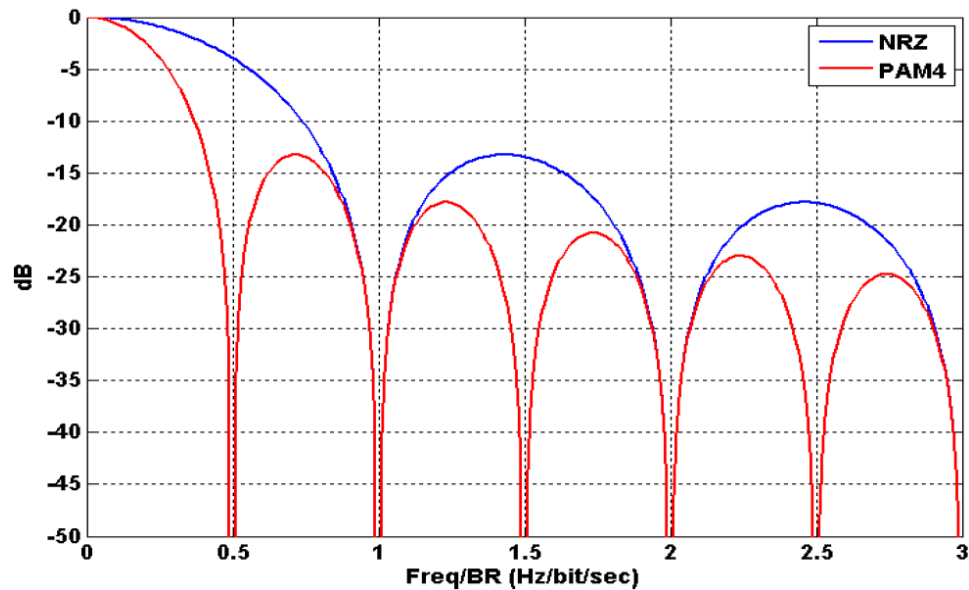


图 2. NRZ 和 PAM4 的功率谱密度

在 56 Gbps 下，PAM4 所要求的 Nyquist 频率是 NRZ 所要求的 Nyquist 频率的一半。



PAM4 $f_{\text{Nyquist}} = 56/4 = 14 \text{ GHz}$ (图 1 (第 5 页))

NRZ $f_{\text{Nyquist}} = 56/2 = 28 \text{ GHz}$ (图 2 (第 5 页))

一半的 Nyquist 频率具有很多优点。其中包括：使数据密度加倍；使用相同的过采样率实现更高的分辨率，将相同的总噪声功率分布在更宽的频率上，从而降低带宽中的噪声功率。但是也存在一些缺点。PAM4 信号的振幅是类似 NRZ 信号振幅的 1/3。因此，PAM4 信号具有较差的信噪比 (SNR)。由于 PAM4 信号中电压电平之间的间隔较小，因此 PAM4 信号更容易受到噪声的影响。当把所有的非线性影响考虑在内时，SNR 损耗约为 11 dB。

方程 1. SNR 损耗

与 NRZ 信号相比，PAM4 信号的 SNR 损耗约为 9.5 dB

$$\text{SNR loss} = 20 \times \log_{10} \frac{1}{3} \approx -9.5 \text{ dB}$$

与支持 NRZ 的收发器相比，一个实现 PAM4 的收发器由于需要更高级的均衡功能，因此会更复杂并且功耗更高。由于这种复杂性，您必须确定在什么情况下使用 PAM4 会比 NRZ 更有利。

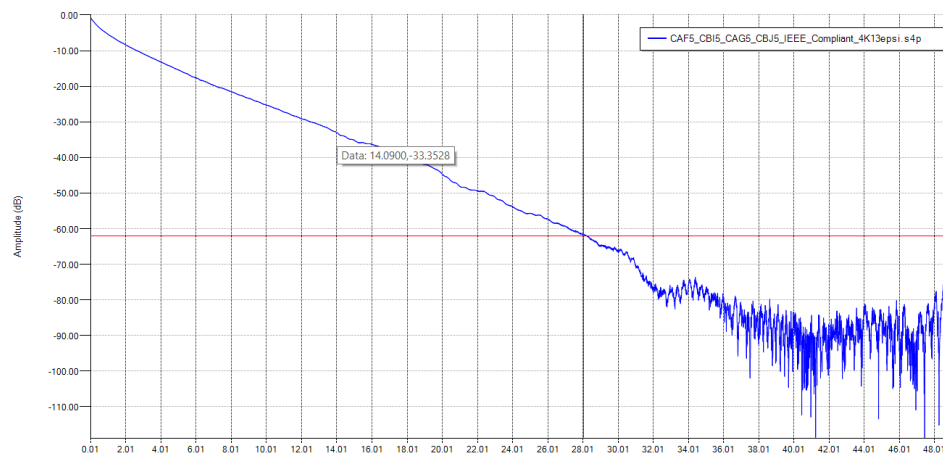
在一个符合 IEEE 802.3 的样例背板上，Nyquist 频率为 14 GHz 时的插入损耗约为 33.35 dB。

对于 28 GHz 的 Nyquist 频率，相同背板显示大约 62 dB 的插入损耗。

这些插入损耗数清楚地表明，与使用 PAM4 时相比，使用 NRZ 均衡背板要更具挑战性。

如 SNR 损耗的公式所示，使用 PAM4 会对 SNR 造成损失 (penalty)。但是，这一损失大大低于 (相同背板所需要均衡的) 11 个额外的 dB。设计人员可以尝试使用更好的材料来减少插入损耗。但是，这种方法对于已经在现场部署的旧系统是不可能的。

图 3. 通道插入损耗对比 Nyquist 频率



Intel Stratix 10 系列集成了下一代收发器技术，以实现当今的大型数据中心，云计算和无线应用，这些应用要求以更低的功耗和最低的成本来增加带宽。具有 57.8 Gbps PAM4 和 28.9 Gbps NRZ 的双模收发器可实现下一代高速互连，同时将兆位数据速率下的插入损耗和串扰降至最低。新标准同时支持芯片对芯片，背板和直接连接电缆应用的光接口和铜接口。

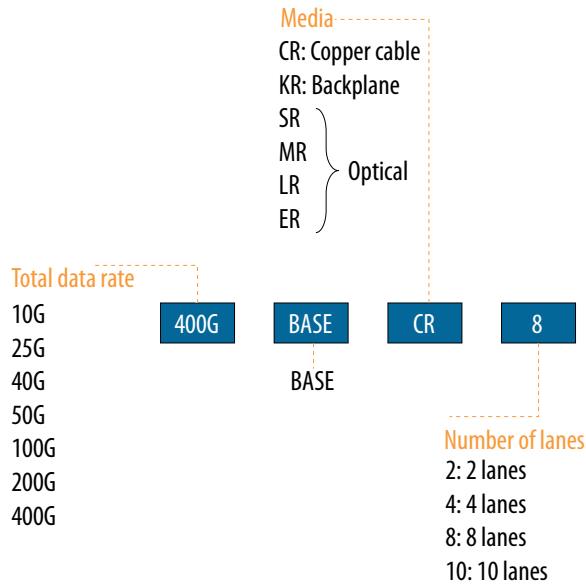
相关链接

[使用 PAM4 编码方案的标准 \(第 7 页\)](#)

1.2. 使用 PAM4 编码方案的标准

协议名称通常包括有关协议特征的信息，例如数据速率和传输介质。例如，400GBASE-CR8 是一种 8 通道协议，可以实现 400 Gbps 的数据速率(每个通道以 53.125 Gbps 的速度运行)。名称中的 CR8 部分表示信号正在通过 8 通道的铜电缆通道进行传输。

图 4. 协议名称和可用选项的示例



在很多电子接口标准中，例如 Attachment Unit Interface (AUI)，数据速率可以从协议名称中的罗马数字得出：

表 1. 罗马数字

符号	I	V	X	L	C	D	M
值	1	5	10	50	100	500	1000

通过解码协议名称中的罗马数字，XAUI 的数据速率为 10 Gbps，CAUI 的数据速率为 100 Gbps，CDAUI 的数据速率为 400 Gbps。

注意：如果较小的数字出现在较大的数字之前，那么将其从较大的数字中减去。例如，CDAUI 的数据速率为 $D-C=500-100=400$ Gbps。相反，如果较大的数字出现在较小的数字之前，那么将其加到较小的数字。

很多标准(例如 400GBASE-SR16)使用 PAM4 编码方案。此 400-Gbps 接口使用 Short Reach 100 米距离光学介质协议。它使用 QSFP-DD 可插拔模块。电气接口为 400GUI-16 或 400GUI-8，这意味着每个通道运行在 26.5625 Gbps 或 53.125 Gbps。

200GBASE-KR4 是一个 200 Gbps 背板和四个运行在 53.125 Gbps 通道速率的通道的标准。此标准可达到 0.5 到 1 米的距离。

100GBASE-CR2 是一个 100 Gbps，3 米距离协议，使用铜缆作为介质，通道速率为 53.125 Gbps。100GBASE-CR2 用于服务器和机架式顶部以太网交换机之间，或者设备、路由器、交换机和服务器之间的机架中，使用 QSFP56，QSFPDD 作为可插拔模块。

PAM4 信号的确切数据速率计算如下：

方程 2. 每通道数据速率

$$\text{PCS encoding ratio} = \frac{257}{256}$$

$$\text{RS FEC}(544, 514) \text{ ratio} = \frac{544}{514}$$

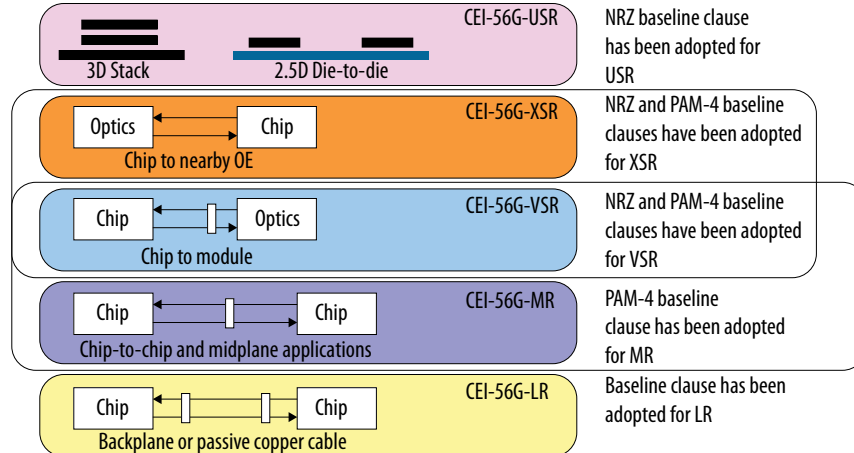
$$\frac{544}{514} \times \frac{257}{256} \times 50 = 53.125 \text{ Gbps}$$

1.3. CEI-56G 互连范围和应用距离

光学互连网络论坛(OIF)是一个非盈利性联盟，它通过有关光学联网产品和组件技术(包括带有收发器的器件)的实现协议(IAs)，促进可互操作的计算机联网产品和服务的开发和部署。

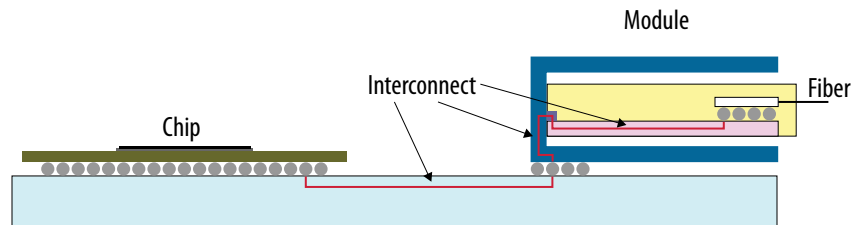
图 5. 互连范围和应用距离

CEI-56G 串行链路的基准路线图摘要。



1.3.1. VSR (Very Short Reach) Chip-to-Module (VSR(很短距离)芯片到模块)

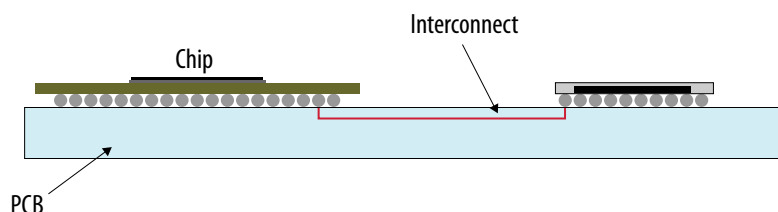
图 6. VSR 互连



大多数现代通信系统都支持在设备的前面板上的可插拔模块。连接这些可插拔模块的电气链路可以延伸到 10 厘米。先进的调制格式(例如 PAM 或 Discrete Multitone (DMT)方案)，Forward Error Correction (FEC)和均衡功能都是芯片到模块互连的所有潜在解决方案。此接口可以包括单个连接器。

1.3.2. MR (Mid-Range Reach) - Chip to Chip Within a PCBA(MR(中程距离)-PCBA 中的芯片到芯片)

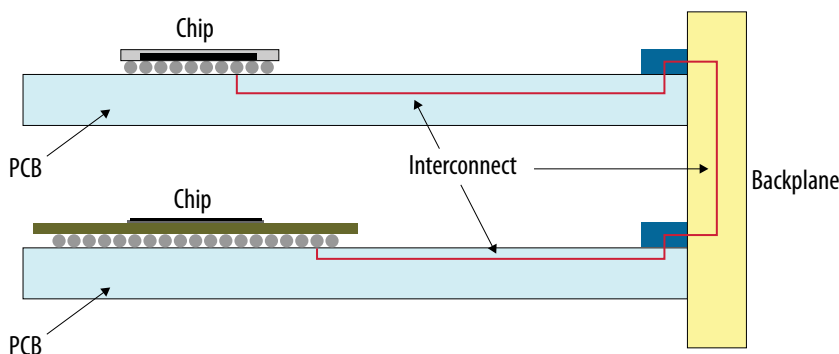
图 7. VSR 互连



同一 Printed Circuit Board Assembly (PCBA) 上或子卡或更短的中板上的两个芯片之间可能需要一个互连接口。根据定义，此接口相对较短，可达 50 厘米。此接口可以包括单个连接器。

1.3.3. LR (Long Reach) - Chip to Chip Across a Backplane/Midplane or a Cable(LR(长距离)-背板/中板或者电缆上的芯片到芯片)

图 8. LR 互连



此接口可在机架内的背板或中间板的两个卡之间进行通信，并且小于 1 米，最多可连接两个连接器。KP-FEC 可能是一个满足 BER 的要求。

表 2. CEI 56G 不同范围和距离的汇总

参数	Ultra Short Reach (USR)	Extra Short Reach (XSR)	VSR	MR	LR
Reach	2.5D/3D	Chip- to-optics Engine	Chip- to-module	Chip-to-chip	Chip-to-chip over a backplane
Data Rate (Gbps)	19.6-58	39.2-58	39.2-58	36-58	36-58
BER (pre-FEC)	1E-15	1E-15	1E-6	1E-6	1E-4
Distance	10 mm (~0.4")	50 mm (~2")	150 mm (~6")	500 mm (~20")	1000 mm (~40")
Interconnect	MCM	PCB+0 connector	PCB+1 connector	PCB+1 connector	PCB+2 connectors
Insertion Loss (dB)	2@28 GHz (NRZ)	4@14 GHz (PAM4)	10@14 GHz (PAM4)	20@14 GHz (PAM4)	30@14 GHz (PAM4)
Modulation	NRZ	PAM4 or NRZ	PAM4 or NRZ	PAM4 or NRZ	PAM4 or ENRZ
FEC	No	No	Yes/No	Yes/No	Yes/No

表 3. Ethernet 50G/通道标准的汇总

Reach	400GBE (802.3bs)	200GBE (802.3bs, .cd)	100GBE (802.3cd)	50GBE (802.3cd)
Chip-to-chip (C2C) and Chip-to-module (C2M)	400GAUI-8	200GAUI-4	—	—
Backplane (BP)	—	200GBASE-KR4	100GBASE-KR2	50GBASE-KR
Copper Cable (CC)	—	200GBASE-CR4	100GBASE-CR2	50GBASE-CR

2. CEI-56G-MR 发送器

本节讨论了 CEI-56G-MR 发送器电气规范，抖动方法和术语以及预加重方法。

2.1. 命名约定

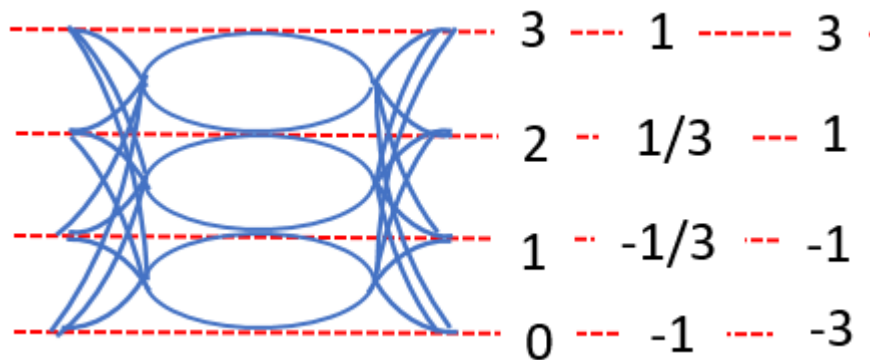
PAM4 使用四个电压电平来表示 2 比特逻辑的四种组合：11、10、01 和 00。每两个比特映射到一个符号。映射方法可以是线性编码或格雷编码(有关更多详细信息，请参见下表)。所有 PAM4 标准都支持格雷编码。

表 4. 线性编码或格雷编码

线性编码	格雷编码
11	10
10	11
01	01
00	00

由于四个电压电平，PAM4 中有三个眼，而不是 NRZ 编码方案中的一个眼。命名约定代表这四个电压电平：-3, -1, 1, 3 或者 -1, -1/3, 1/3, 1 或者 0, 1, 2, 3。

图 9. 三种 PAM4 信号电平命名约定

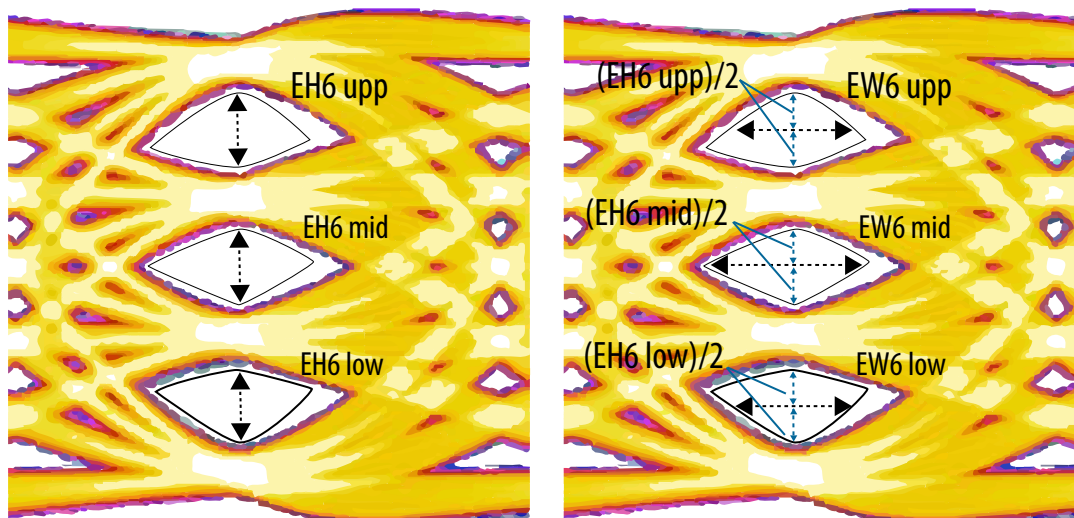


2.2. 眼高(EH6)和眼宽(EW6)

使用 NRZ 时，眼度和眼宽是从眼的最大张开处测量的。但是，PAM4 的眼高和眼宽不是这种情况。

对于 PAM4 眼，需要首先找到 T_{mid} 点。有关更多详细信息，请参见下图。 T_{mid} 是中眼的内眼轮廓(红色)为 10^{-3} (此方法在 OIF-CEI56G-VSR 标准的 16.3.10.2 节中定义)的最大水平眼开度的中点。

图 10. EW6 和 EH6 是如何测量的

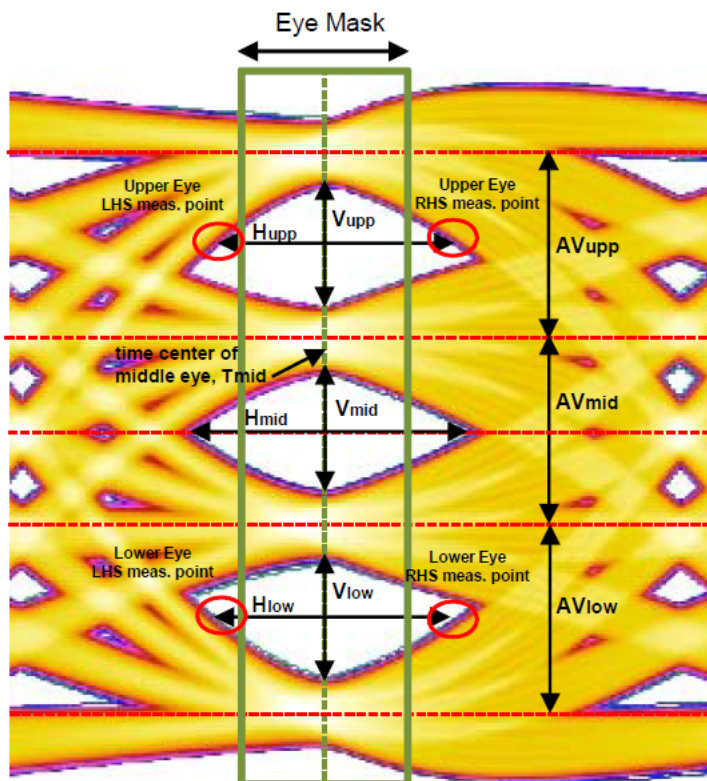


EH6 代表 10^{-6} (绿色)的 BER 上的眼高。找到 T_{mid} 点之后,画垂直线,与三个眼的 10^{-6} 轮廓环(绿色)相交。EH6 是一个眼中 10^{-6} 轮廓环上两个交点之间的垂直距离。如上图所示, EH6 不一定是最大眼高。

EW6 表示 BER 为 10^{-6} (绿色)时的眼宽。以上眼为例,您会发现眼高的一半 $(EH6 \text{ upp})/2$ 。画一条与 10^{-6} 轮廓环(绿色)相交的水平线。上眼的 EW6 是眼中 10^{-6} 轮廓环上两个交点之间的水平距离。以相同的方式测量下眼的 EW6。从图中可以看出,每个眼的 EW6 并不是最大的开口。上下眼的不对称导致眼的最宽部分偏离中心。与最宽的部分相比, EW6 大大减少了。

根据下图,此方法可用于确定给定 BER 的信号的眼屏蔽(eye mask)。

图 11. PAM4 水平眼屏蔽样例(PAM4 Horizontal Eye Mask Sample)



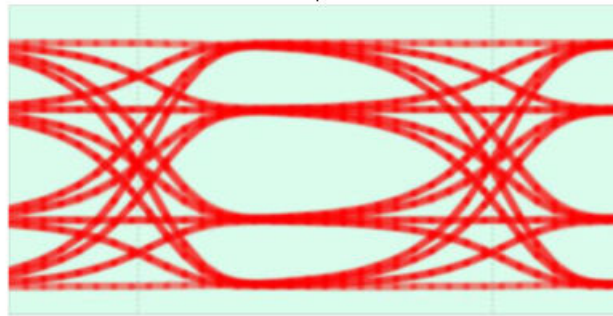
2.3. 眼线性(Eye Linearity)

与随机抖动相比，确定性抖动是可以预测的，因此您可以通过设计发送器和接收器来消除确定性抖动。发送器使用预加重来减轻确定性抖动。通过良好的眼线性，噪声将是线性的，并且可以建模为一个线性函数。眼线性是 R_{LM} 测量的替代方法，并在以下公式中定义。有关更多详细信息，请参考 *Transmitter Linearity (R_{LM})* 部分。AVupp, AVmid 和 AVlow 是眼幅度的平均值，而不是 EH6，如下图所示。理想的 PAM4 眼图的眼线性为 1。

方程 3. 眼线性(Eye Linearity)

$$\text{Eye Linearity} = \frac{\min(\text{AV}_{\text{upp}}, \text{AV}_{\text{mid}}, \text{AV}_{\text{low}})}{\max(\text{AV}_{\text{upp}}, \text{AV}_{\text{mid}}, \text{AV}_{\text{low}})}$$

图 12. 非线性眼线性(Non-Linear Eye Linearity)



[相关链接](#)

[发送器线性\(RLM\)](#) (第 17 页)

2.4. 电气特性

2.4.1. 发送器特征

下表定义了 OIF-CEI56G-MR 接口的基本发送器特征。

表 5. 发送器电气输出规范

特征	符号	条件	最小值	典型值	最大值	单位
Baud Rate	T_Baud		18.0		29.0	Gsym/s
Output Differential Voltage	T_Vdiff	请参见 ⁽¹⁾ , ⁽²⁾			1200	mVppd
DC Common Mode Voltage	T_Vcm	请参见 ⁽³⁾	0		1.9	V
Output AC Common Mode Voltage	T_VcmAC	请参见 ⁽⁴⁾ , ⁽⁵⁾			30	mVrms
继续...						

(1) 信号是通过具有 40 GHz 3 dB 带宽的四阶 Bessel-Thomson 低通响应测量指定的。

(2) 按照 Section 17.3.1.2 所述进行测量。

(3) 按照 CEI-56G-MR-PAM4 Medium Reach Interface, OIF2014.245.04 的 Section 17.3.1.2.所述进行测量。

(4) 信号是通过具有 40 GHz 3 dB 带宽的四阶 Bessel-Thomson 低通响应测量指定的。

(5) 按照 CEI-56G-MR-PAM4 Medium Reach Interface, OIF2014.245.04 的 Section 17.3.1.2.所述进行测量。

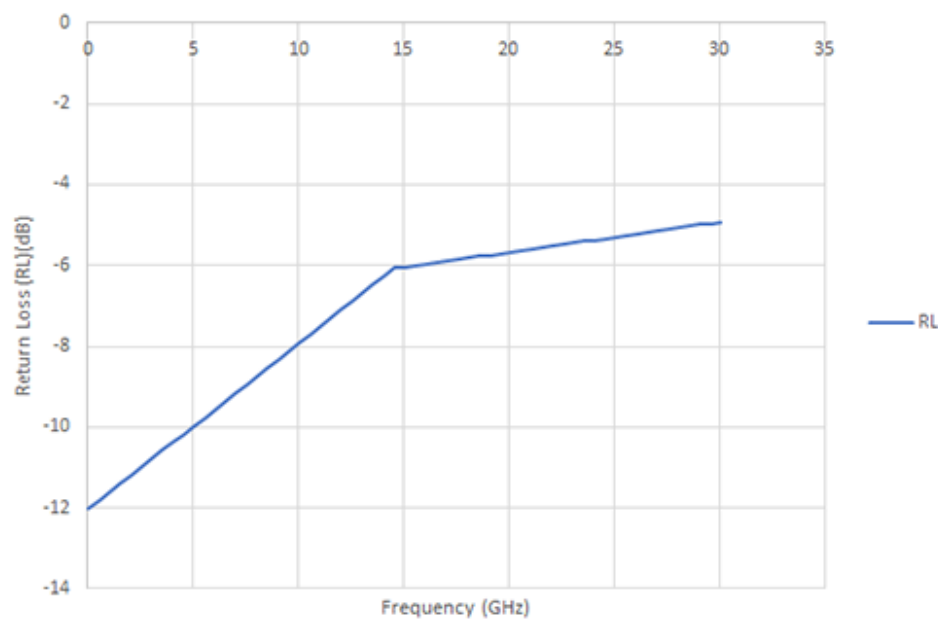
特征	符号	条件	最小值	典型值	最大值	单位
Single-Ended Transmitter Output Voltage	T_Vse	请参见 ⁽⁶⁾ , ⁽⁷⁾	-0.3		1.9	V
Differential Output Return Loss	T_SDD22	⁽⁸⁾				dB
Common Mode Output Return Loss	T_SCC22	⁽⁹⁾				dB
Level Separation Mismatch Ratio	T_RLM	请参见 ⁽¹⁰⁾ , ⁽¹¹⁾ ⁽¹²⁾	0.95			%
Steady-State Voltage	T_Vf		0.4		0.6	V
Linear Fit Pulse Peak	T_Pk		$0.80 \times T_Vf$			V
Signal-to-Noise-and-Distortion-Ratio	T_SNDR		31			dB

2.4.2. 发送器回波损耗(Transmitter Return Loss)

下图详细说明了 29 Gbaud/s 的最小允许的 MR 发送器差分回波损耗(RL)。请注意, 在 14.5 GHz 时, RL_{min} 为 -6 dB。使用下面的差分回波损耗限制公式, 当 $f = 14.5$, $f_b = 29$ 时, 结果是 $RL_{min} = 6.09$ dB。对于 NRZ 系统, 这与 RL 大致相同, 这意味着发送器与现有的旧式背板大致相同。

-
- (6) 信号是通过具有 40 GHz 3 dB 带宽的四阶 Bessel-Thomson 低通响应测量指定的。
- (7) 按照 *CEI-56G-MR-PAM4 Medium Reach Interface*, OIF2014.245.04 的 Section 17.3.1.2.所述进行测量。
- (8) 请参见 *CEI-56G-MR-PAM4 Medium Reach Interface*, OIF2014.245.04 的 Equation 17-4
- (9) 请参见 *CEI-56G-MR-PAM4 Medium Reach Interface*, OIF2014.245.04 的 Equation 17-5
- (10) 信号是通过具有 40 GHz 3 dB 带宽的四阶 Bessel-Thomson 低通响应测量指定的。
- (11) 按照 *CEI-56G-MR-PAM4 Medium Reach Interface*, OIF2014.245.04 的 Section 17.3.1.2.所述进行测量。
- (12) 按照 *CEI-56G-MR-PAM4 Medium Reach Interface*, OIF2014.245.04 的 Section 17.3.1.6 所述进行测量。

图 13. 29 Gbaud/s (58 Gbps) 的发送器差分回波损耗限制



方程 4. 差分回波损耗限制

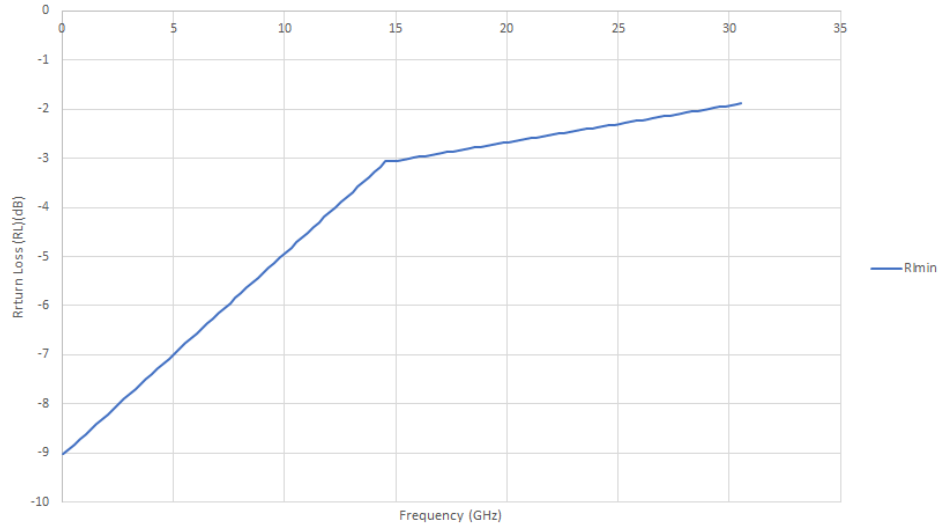
$$RL_d(f) \geq RL_{\min}(f) = \begin{pmatrix} -1 \\ 1 \end{pmatrix} \begin{pmatrix} 12.05 - 0.4112 \left(\frac{f \times 29}{f_b} \right) & (0.05 \leq f \leq 0.5 f_b) \\ 7.175 - 0.075 \left(\frac{f \times 29}{f_b} \right) & (0.5 f_b \leq f \leq f_b) \end{pmatrix} \begin{pmatrix} \\ dB \end{pmatrix}$$

从图中可以看出，RLmin 在 14.5 GHz 时为 -3 dB。使用下面的共模回波损耗限制公式，当 $f = 14.5$ ， $f_b = 29$ 时， $RL_{\min} = 3.09$ dB。

图 14. 29 Gbaud/s (58 Gbps) 的发送器共模回波损耗限制

RLmin 在 14.5 GHz 时为 -3 dB。

RLmin = 3.09 dB, 使用方程 5 (第 17 页), 其中 $f = 14.5$, $f_b = 29$ 。



方程 5. 共模回波损耗限制

$$RL_c(f) \geq RL_{\min}(f) = \begin{pmatrix} -1 \left(\begin{matrix} 9.05 - 0.4112 \left(\frac{f \times 29}{f_b} \right) & (0.05 \leq f \leq 0.5 f_b) \\ 4.175 - 0.075 \left(\frac{f \times 29}{f_b} \right) & (0.5 f_b < f \leq f_b) \end{matrix} \right) \end{pmatrix} \text{ dB}$$

2.4.3. 发送器线性(R_{LM})

Level Separation Mismatch Ratio(级别分离不匹配率, 通常称为 R_{LM})是规范性或信息性 VSR 测试中不需要的测量, 但在大多数其他类型测试中是要求的。

R_{LM} 在概念上与眼图线性相似, 但测量方式不同。理想的 PAM4 眼图的 R_{LM} 等于 1, 但它的缩放比例与眼图线性不同。PAM4 的四个电压电平分别为 V_0 , V_1 , V_2 和 V_3 。中档电平 V_{mid} 在方程 6 (第 17 页)中定义。平均信号电平被常规化和偏移调整, 以使 V_{min} 对应于 0, V_0 对应于 -1, V_1 对应于 -ES1, V_2 对应于 ES2 和 V_3 对应于 1。

上述平均信号电平从发送器发送 QPRBS13-CEI 测试码型时采集的波形测量得到。波形由每单位间隔的 M 个样本组成, 并进行对齐, 以使波形的前 M 个样本对应于测试码型的第一个 PAM4 符号, 第二个 M 个样本对应于第二个 PAM4 符号, 依此类推。这使得波形的每个样本与测试码型中的特定 PAM4 符号相关联。

方程 6. V_{min} 计算

$$V_{\text{min}} = \frac{V_0 + V_3}{2}$$

方程 7. ES1 计算

$$ES1 = \frac{V_1 - V_{\min}}{V_0 - V_{\min}}$$

方程 8. ES2 计算

$$ES2 = \frac{V_2 - V_{\min}}{V_3 - V_{\min}}$$

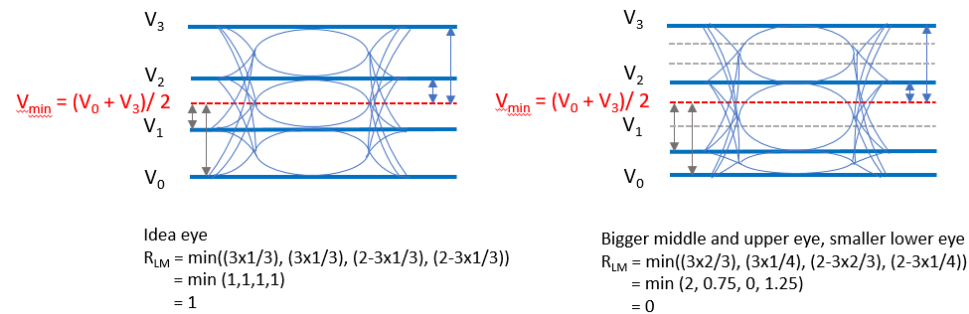
方程 9. R_{LM} 计算

$$R_{LM} = \min((3 \times ES1), (3 \times ES2), (2 - 3 \times ES1), (2 - 3 \times ES2))$$

一个理想的眼图，它的三个眼高度都是相同。 V_1 到 $V_{\min}$ 的距离是 V_0 到 $V_{\min}$ 的距离的三分之一。同样， V_2 到 $V_{\min}$ 的距离是 V_3 到 $V_{\min}$ 的距离的三分之一。使用方程 9 (第 18 页)， R_{LM} 等于 1。第二个图显示了一个眼线性度不是很好的眼图。 V_1 向下移动至 V_1 到 $V_{\min}$ 的距离是 V_0 到 $V_{\min}$ 的三分之二的点上。 V_2 向下移动至 V_2 到 $V_{\min}$ 的距离是 V_3 到 $V_{\min}$ 的距离的四分之一的点上。

使用方程 9 (第 18 页)时，计算出的 R_{LM} 等于 0。对于 MR 标准，最小可接受线性度为 0.95，这大约可以转化为眼线性度的 5% 误差。 R_{LM} 越接近 1，眼线性度越好。

图 15. R_{LM}



2.4.4. 信噪比(SNDR)

SNDR 使用线性拟合脉冲响应($p(k)$)和线性拟合误差($e(k)$)，这是实际发送器输出信号与理想信号之间的差异。SNDR 是在指定次数的测量中理想信号与测量信号之间的变化，是通过 $p(k)$ 和 $e(k)$ 计算得到的。如以下公式所示，其中 $p_{\max}$ 是 $p(k)$ 的最大值， σ_e 是 $e(k)$ 的标准偏差。 σ_n 是 PAM4 电压电平 RMS 偏差的 4 次测量的平均值。

方程 10. 信噪比

$$SNDR = 10 \log_{10} \left(\frac{p_{\max}^2}{\sigma_e^2 + \sigma_n^2} \right)$$

根据 OIF-56G-MR 发送器规范，SNDR 必须至少为 31 dB。

SNDR 是在发送器输出端上测量的，所有通道上的发送器是使能的，并发送 QPRBS13-CEI 码型，所有通道上的发送器每个通道之间至少有 14 个符号延迟周期，并且具有相同的发送均衡器设置。

2.5. PAM4 抖动方法

很多 NRZ 信号标准要求将 Total Jitter (Tj) 外推到 10^{-12} 的 BER。这需要对 (双狄拉克) 模型进行拟合。Total Jitter (Tj) 包括 Random Jitter (Rj) 和 Deterministic Jitter (Dj)，由此外推方法决定。PAM4 技术在物理层仅需要 10^{-6} 的 BER。由于示波器可以在单次采集中轻松采集 10^6 比特，因此不需要 Rj/Dj 外推，并且新方法用于 PAM4 信令。

表 6. 发送器输出抖动规范

特征	符号	条件	最小值	典型值	最大值	单位
Uncorrelated Bounded High Probability Jitter	T_UBHPJ	参考 ⁽¹³⁾			0.05	UIpp
Uncorrelated Unbounded Gaussian Jitter	T_UUGJ				0.01	UIrms
Even-Odd Jitter	T_EOJ				0.019	UIpp

Uncorrelated Unbounded Gaussian Jitter (UUGJ) 在概念上类似于 Rj。Uncorrelated Bounded High Probability Jitter (UBHPJ) 在概念上类似于 Dj。Even-Odd Jitter (EOJ) 是 PAM4 的一种新方法。EOJ 是根据 OIF-56G 标准中定义的特定码型 PRBS13Q 测量的。

用于测量 UUGJ, UBHPJ 和 EOJ 的方法在 OIF-CEI-56G-MR 标准的 section 17.3.1.7.1 中进行了定义。

2.6. TX 预加重方法

当信号穿过一个有损底板时，信号跳变会扩展到相邻间隔。这种效应称为 Inter-Symbol Interference (ISI)(符号间干扰)。TX 预加重的目的是对信号应用延迟和反相，然后以适当的权重将其添加回原始信号，从而从附近的数据符号中补偿 ISI。

每个 CEI 标准的发送器均衡要求定义在各自的 COM 规范中。有关发送器均衡要求的更多信息，请参考 *CEI-56G-MR-PAM4 接口详细信息*。这些是最低预期的预加重要求。对于一个 MR 通道，只有三个抽头(tap):

- Main cursor
- Pre-cursor
- Post-cursor

表 7. MR COM 规范

参数	符号	值	单位
Signaling rate	f_b	18 - 29	Gsym/s
Maximum start frequency	f_{min}	0.05	GHz
Maximum frequency step	Δf	0.01	GHz
Device package model	C_d	160	fF
	Z_p	12	mm

继续...

(13) 根据 Section 17.3.1.7 进行测量

参数	符号	值	单位
Single-ended device capacitance Transmission line length, Test 1 Transmission line length, Test 2 Transmission line characteristic impedance Single-ended package capacitance at package-to-board interface	z_p Z_C C_p	30 85 110	mm Ω fF
Single-ended reference resistance	R_0	50	Ω
Single-ended termination resistance	R_d	55	Ω
Receiver 3 dB bandwidth	f_r	$0.75 \times f_b$	
Transmitter equalizer, minimum cursor	$c(0)$	0.60	-
Transmitter equalizer, pre-cursor coefficient Minimum value Maximum value Step size	$c(-1)$	-0.15 0 0.05	- - -
Transmitter equalizer, post-cursor coefficient Minimum value Maximum value Step size	$c(1)$	-0.25 0 0.05	- - -
Continuous time filter, DC gain Minimum value Maximum value Step size	g_{DC}	-15 0 1	dB dB dB
Continuous time filter, DC gain2 Minimum value Maximum value Step size	g_{DC2}	-5 0 1	dB dB dB
Continuous time filter, zero frequencies	f_z f_{z2}	$f_b/2.5$ $f_b/40$	GHz GHz
Continuous time filter, pole frequencies	f_{p1} f_{p2} f_{p3}	$f_b/2.5$ $f_b/40$ f_b	GHz GHz GHz

相关链接

[CEI-56G-MR-PAM4 接口详细信息 \(第 21 页\)](#)

3. CEI-56G-MR-PAM4 接口详细信息

本章详细介绍了使用 PAM4 编码的 18 Gsym/s (36 Gbps) 和 29 Gsym/s (58 Gbps) 的标称波特率之间的电接口。

发送器和接收器之间的信号走线或者通道必须满足 Channel Operating Margin (COM) 规范，一种用于通道符合性的方法和阈值数量。COM 规范表是规范性的(强制性的)。插入损耗(IL)或回波损耗(RL)的公式或图表仅作参考(推荐)。

3.1. COM 介绍

无论使用哪种收发器，由 COM 规范规定的一个特定通道的质量因数(Figure of Merit, FOM)都是固定的。这是因为 FOM 参数描述了一个通道的质量。FOM 是使用 S 参数计算得到的：插入损耗，插入损耗偏差，回波损耗，串扰噪声以及基于特定标准的多个系数。MR 系数在表 8 (第 21 页)中有介绍。

表 8. 两个背板的 FOM

Test 1 使用一个短封装，Test 2 使用一个长封装。这些是参考封装走线。背板测量 (第 22 页) 中显示的背板测量的 FOM 计算用于 26.25 英寸通道。此表显示：对于一个基本的 26.25 英寸 NRZ 通道，Nelco 通道可能无法通过 test 2。但是，由于在发送一个 PAM4 信号时需要强制性 FEC，因此相同的通道可能会通过 PAM4。

背板测量	NRZ		NRZ w/ FEC		PAM4	
	Test 1	Test 2	Test 1	Test 2	Test 1	Test 2
Megtron 20"	4.72	4.46	8.44	8.21	6.68	6.86
Megtron 26.25"	4.23	3.66	7.94	7.41	6.67	6.70
Megtron 32.5"	3.31	2.61 (F)	7.06	6.39	6.46	6.39
Megtron 38.75"	1.84 (F)	0.98 (F)	5.68	4.86	5.99	5.80
Nelco 20"	4.53	4.02	8.25	7.80	7.34	7.17
Nelco 26.25"	3.02	2.33 (F)	6.81	6.16	6.83	6.58
Nelco 32.5"	1.25 (F)	0.41 (F)	5.13	4.33	6.19	5.87
Nelco 38.75"	-1.29 (F)	-2.44 (F)	2.66 (F)	1.61 (F)	5.22	4.67

注意: 失败的测试结果以粗体突出显示，后面有一个(F)。

3.1.1. 背板测量

下图是两个背板的测量结果，一个使用 Megtron 6，一个使用 Nelco 26.25 英寸背板。计算 FOM 包括以下测量：

- 插入损耗(IL)
- 插入损耗偏差
- 回波损耗(RL)

图 16. Megtron 6 插入损耗

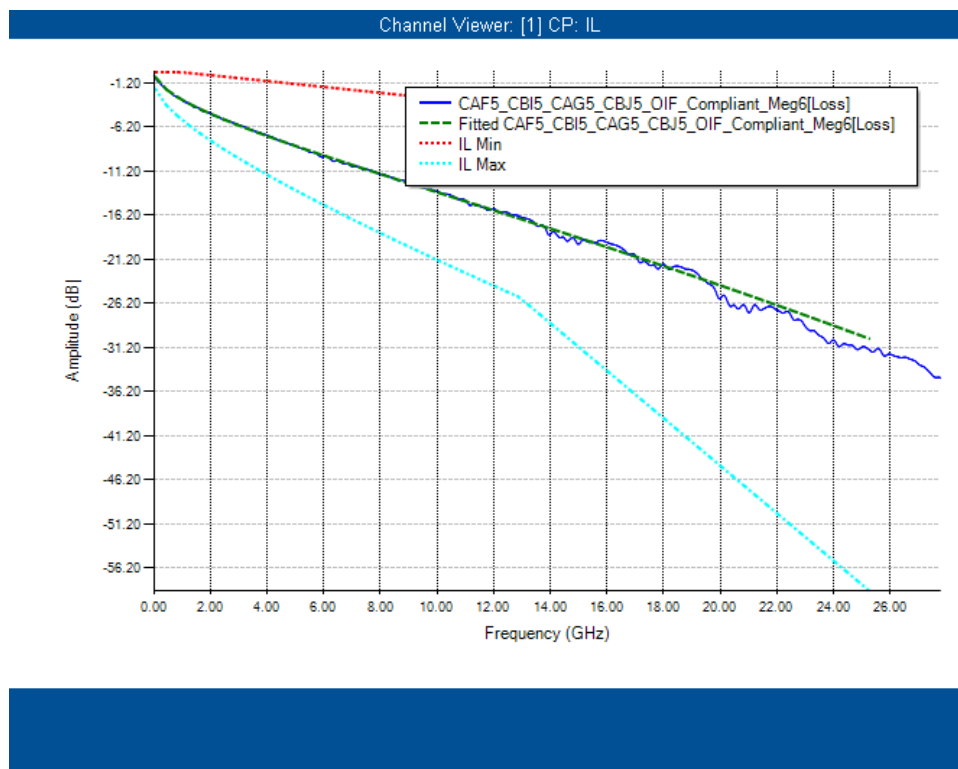


图 17. Megtron 6 插入损耗偏差

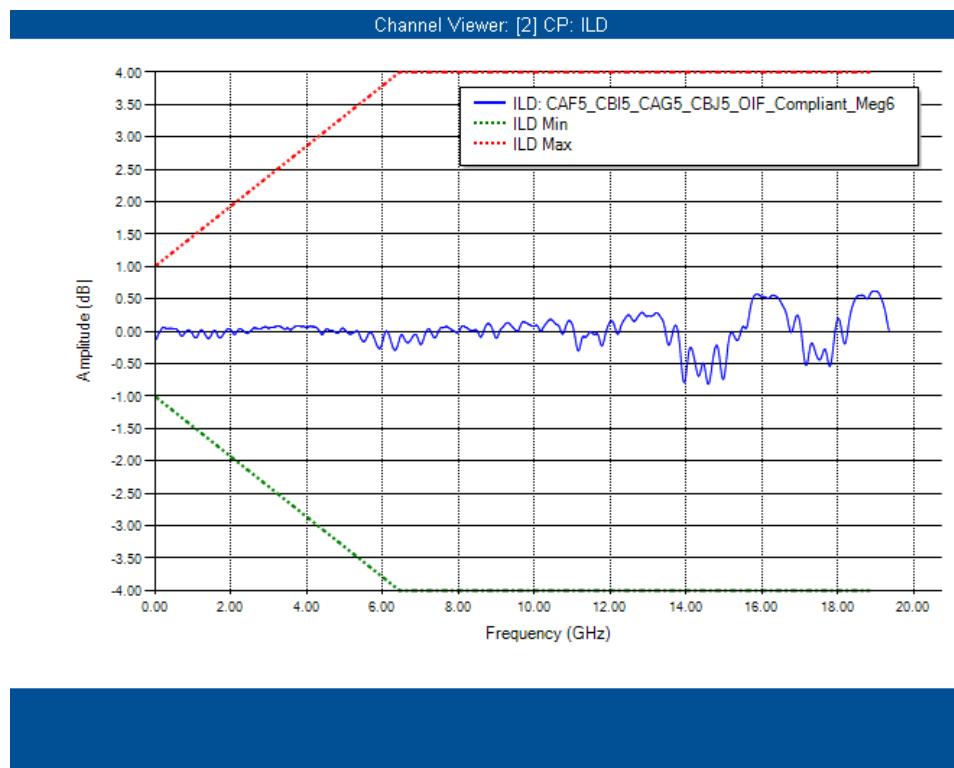


图 18. Megtron 6 回波损耗

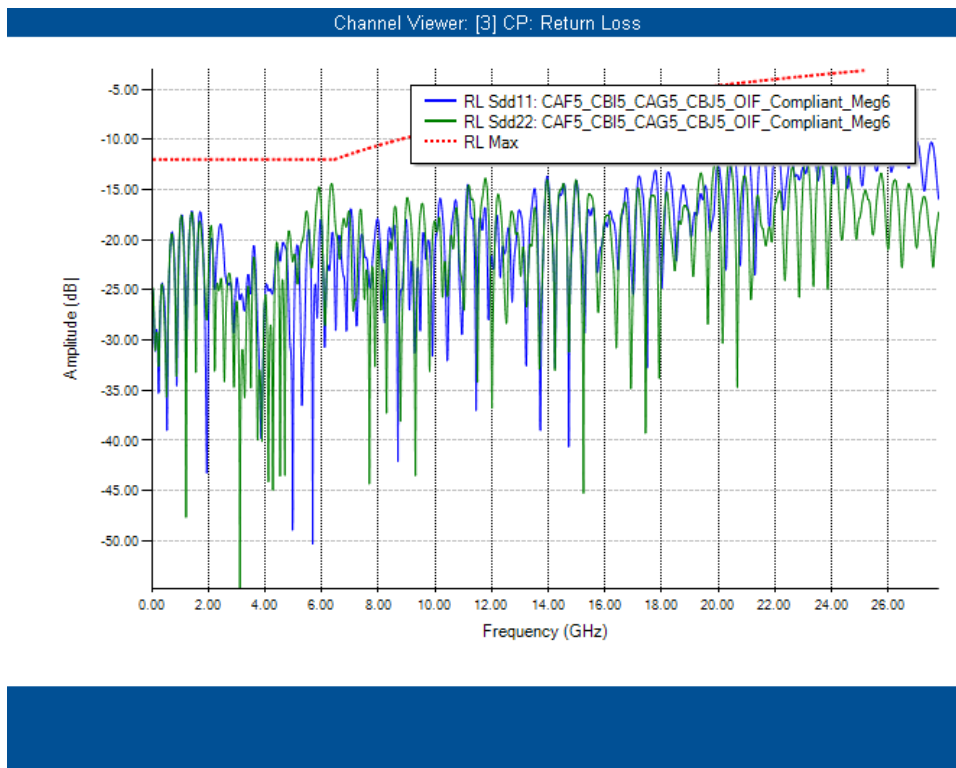


图 19. Nelco 插入损耗

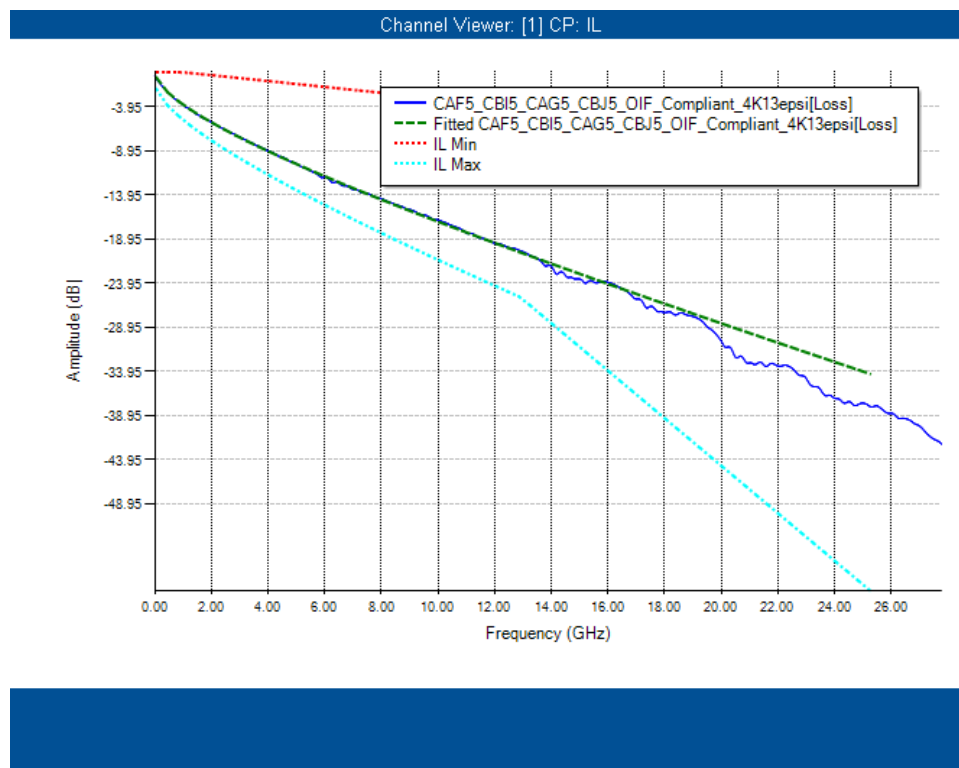


图 20. Nelco 插入损耗偏差

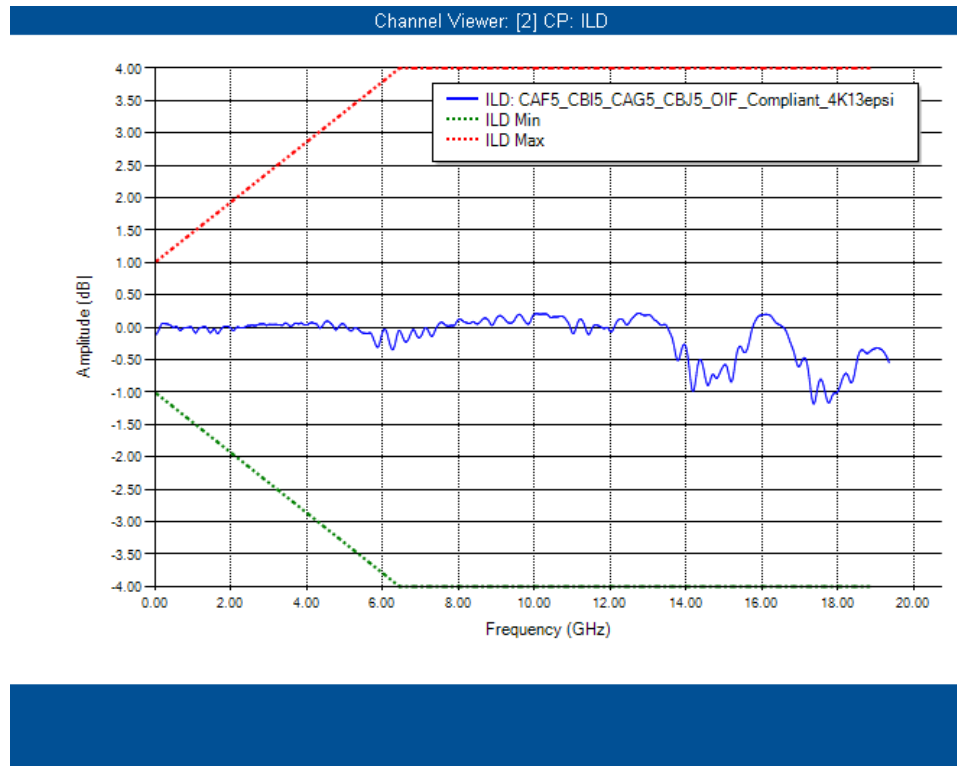
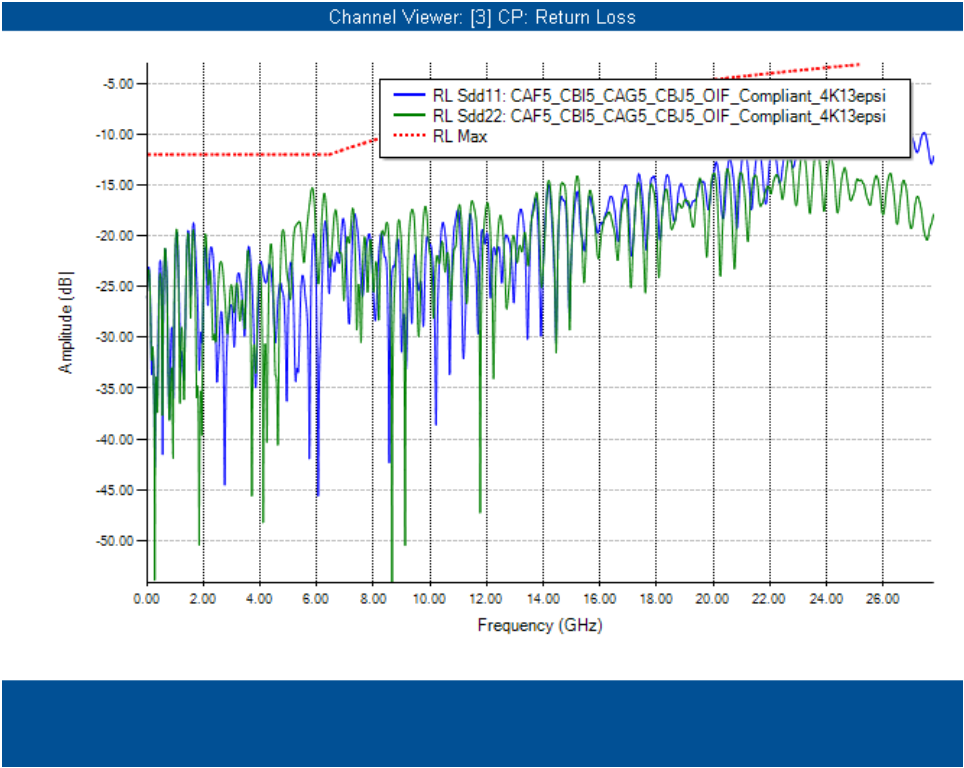


图 21. Nelco 回波损耗



FOM 值越大，通道的质量越好。要使用 NRZ，带有 FEC 的 NRZ 和 PAM4 方案来通过底板 FOM，通道的质量应至少为 3 dB。

3.2. 标准通道规范 COM

这些 COM 规范显示了一个 MR OIF-CEI 通道的最低强制性要求。

表 9. MR 的 COM 规范

参数	符号	值	单位
Signaling rate	f_b	18 - 29 ⁽¹⁴⁾	Gsym/s
Maximum start frequency	f_{min}	0.05	GHz
Maximum frequency step	Δf	0.01	GHz
Device package model			
Single-ended device capacitance	C_d	160	fF
	Z_p	12	mm
Transmission line length, Test 1	Z_p	30	mm
	Z_C	85	Ω
Transmission line length, Test 2	C_p	110	fF

继续...

(14) 此信令速率范围等于 36 Gbps 至 58 Gbps。

参数	符号	值	单位
Transmission line characteristic impedance Single-ended package capacitance at package-to-board interface			
Single-ended reference resistance	R_0	50	Ω
Single-ended termination resistance	R_d	55	Ω
Receiver 3 dB bandwidth	f_r	$0.75 \times f_b$	
Transmitter equalizer, minimum cursor	$c(0)$	0.60	-
Transmitter equalizer, pre-cursor coefficient Minimum value Maximum value Step size	$c(-1)$	-0.15 0 0.05	- - -
Transmitter equalizer, post-cursor coefficient Minimum value Maximum value Step size	$c(1)$	-0.25 0 0.05	- - -
Continuous time filter, DC gain Minimum value Maximum value Step size	g_{DC}	-15 0 1	dB dB dB
Continuous time filter, DC gain2 Minimum value Maximum value Step size	g_{DC2}	-5 0 1	dB dB dB
Continuous time filter, zero frequencies	f_z f_{z2}	$f_b/2.5$ $f_b/40$	GHz GHz
Continuous time filter, pole frequencies	f_{p1} f_{p2} f_{p3}	$f_b/2.5$ $f_b/40$ f_b	GHz GHz
Transmitter differential peak output voltage Victim Far-end aggressor Near-end aggressor	A_v A_{fe} A_{ne}	0.43 0.43 0.63	V V V
Number of signal levels	L	4	-
Level separation mismatch ratio	R_{LM}	0.95	-
Transmitter signal-to-noise ratio	SNR_{TX}	31	dB
Number of samples per unit interval	M	32	-

继续..

参数	符号	值	单位
Decision feedback equalizer (DFE) length	N_b	10	UI
Normalized DFE coefficient magnitude limit for $n = 2$ to N_b	$b_{\max}(1)$ $b_{\max}(2-N_b)$	0.5 0.2	-
Random jitter, RMS	σ_{RJ}	0.01	UI
Dual-Dirac jitter, peak	A_{DD}	0.02	UI
One-sided noise spectral density	η_0	2.6×10^{-8}	V^2/GHz
Target detector error ratio	DER_0	10^{-6}	-
Channel operating margin, min	COM	3	dB

发送器或接收器必须确保至少满足此表中的值，才能声明符合性。

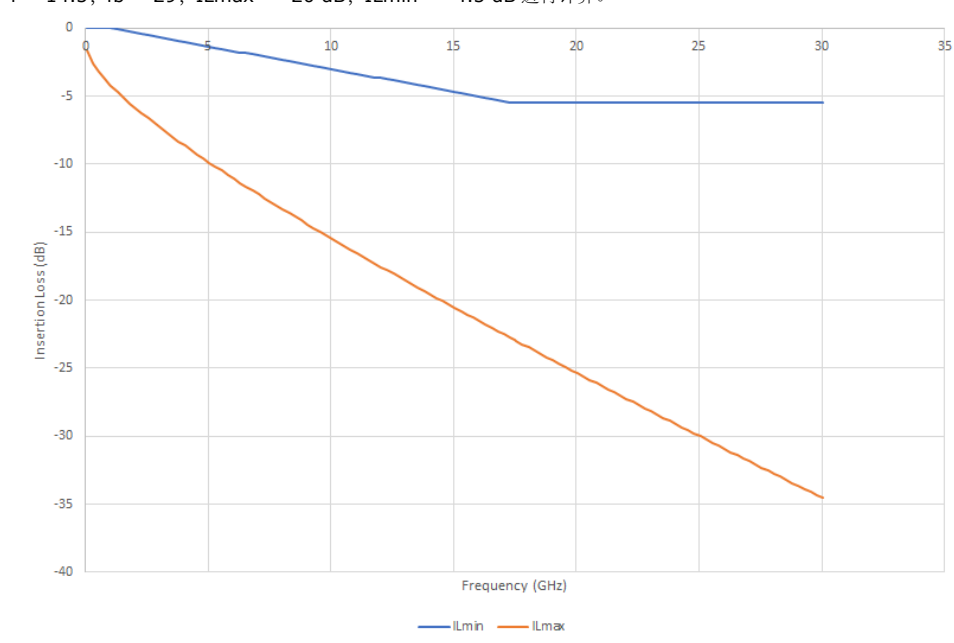
每个标准都有一个特定的表。

3.3. 信息通道插入损耗

对于一个被视为 MR 的通道，它必须适合最小或最大包络。

图 22. 29 Gsym/s (58 Gbps/s) 的通道插入损耗限制

在 14.5 GHz 时，MR 通道的范围约为 ILmin -4.8 dB 到 ILmax -20 dB。使用方程 11 (第 30 页) 和方程 12 (第 30 页)， $f = 14.5$ ， $f_b = 29$ ，ILmax = -20 dB，ILmin = -4.5 dB 进行计算。



通道插入损耗必须受以下公式限制：

方程 11. 最大插入损耗

$$IL_{\max} = - \left[1.083 + 2.398 \cdot \frac{f \times 29}{f_b} + 0.676 \frac{f \times 29}{f_b}, f_{\min} \leq f \leq f_b \right]$$

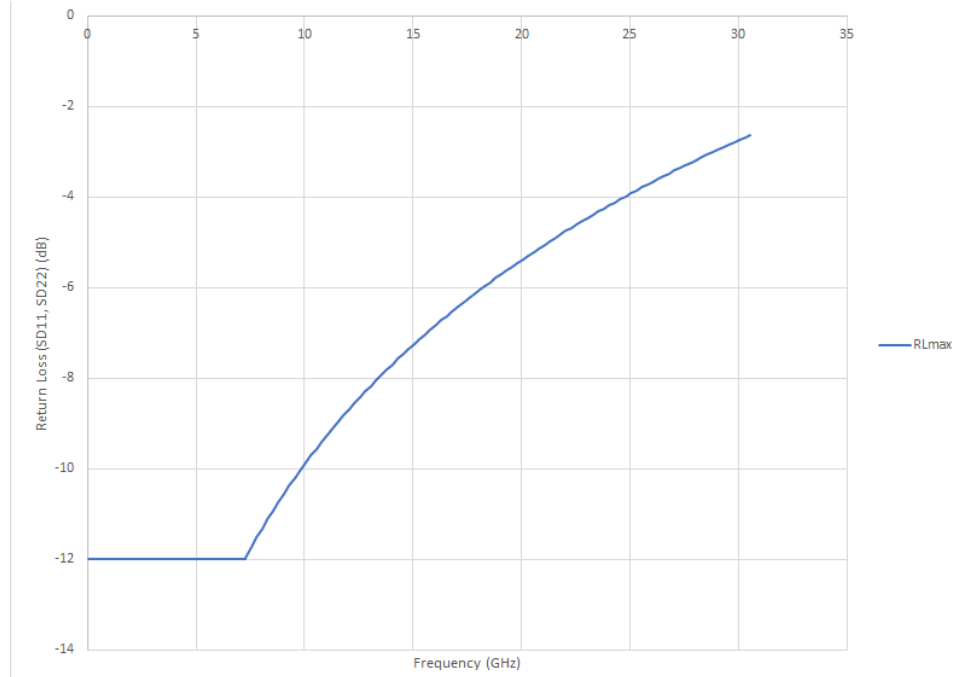
方程 12. 最小插入损耗

$$IL_{\min} = \begin{cases} 0, & f_{\min} \leq 1GHz \\ -\frac{1}{3}(f-1), & 1GHz \leq f \leq 17.5GHz \\ 5.5, & 17.5 < f \leq f_b \end{cases}$$

3.4. 信息通道回波损耗

图 23. 29 Gsym/s (58 Gbps/s)的通道回波损耗限制

中程(MR)通道的最小允许回波损耗(RL)(抽象值)。对于一个被视为 MR 的通道，它必须超过最小阈值。下图显示 RLmin 为-7.5 dB。使用方程 13 (第 30 页)，在 $f = 14.5$ ， $f_b = 29$ 的情况下，结果是 $RL_{\max} = -7.48$ dB。



通道回波损耗必须受制于方程 13 (第 30 页)。

方程 13. 通道回波损耗限制

$$RLf_{\max} = \begin{cases} 12, & f_{\min} \leq f \leq \frac{f_b}{4} \\ 12 - 15 \log_{10} \left(\frac{4f}{f_b} \right), & \frac{f_b}{4} \leq f \leq f_b \end{cases}$$

4. CEI-56G-MR-PAM4 接收器

本章介绍了基本的接收器体系结构，可以成功检测 PAM4 信号并使用不同的均衡技术(需要时)恢复数据。

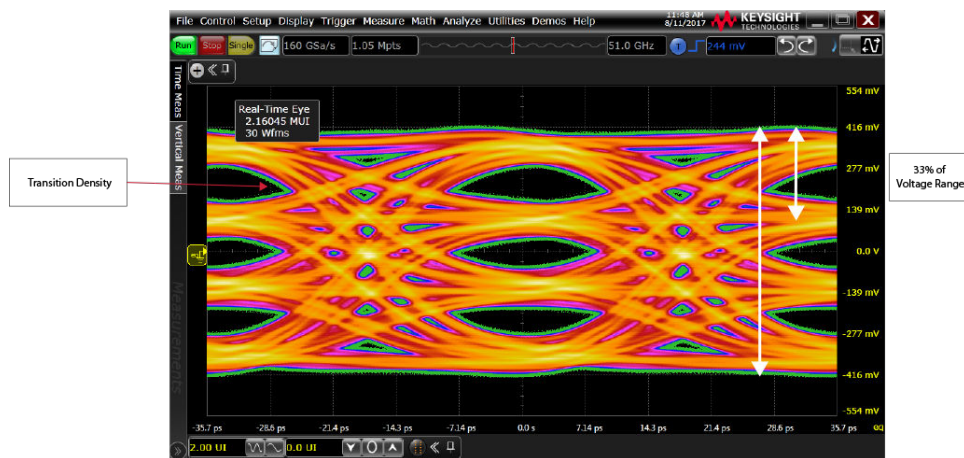
要了解 PAM4 接收器解决方案，您应该了解与分析 PAM4 信号相关的各种挑战。

4.1. 分析 PAM4 信号的挑战

- Sampling Point:** 有限的上升时间和不同的跳变幅度会产生固有的 ISI，并使时钟恢复更加困难。在所有示波器供应商之间都是一致的，但是在进行 PAM4 和 NRZ 的测量时，量化误差会发挥作用。由于较高的跳变密度，PAM4 数据信号的转换时间可能会导致明显的水平眼图闭合。下图显示了跳变密度。
- Noise Tolerance:** 由于电压范围分为四个级别(请参见下图)，因此没有完全幅度范围，而是只有幅度的 33%。较低的 PAM4 插入损耗可补偿 SNR 中的 9.5 dB 损耗。

由于 PAM4 的眼高是 NRZ 眼高的 1/3，因此 $\text{SNR loss} = 20 * \log_{10}(1/3) = \sim 9.5 \text{ dB}$ 。当包括其他非线性时，其值大约为 11 dB。
- Non-Linear Eyes:** 系统裕量瓶颈取决于 **worst eye**。非线性始于 TX 输出，由 R_{LM} 损耗 + SNDR 损耗 + 诸如 SNDR (ISI) 的其他损耗组成。关于详细信息，请参考 *Eye Linearity* 部分。

图 24. PAM4 信号的示波器采集



相关链接

[眼线性\(Eye Linearity\) \(第 13 页\)](#)

4.2. PAM4 接收器体系结构

虽然接收器体系结构包括 PAM4 串行链路所需的基本模块，但它不包括 PAM4 串行链路所需的体系结构细节。Intel Stratix 10 PAM4 接收器解决方案。

4.2.1. 模拟与数字接收器

由于跳变噪声(取决于信号的上升和下降时间)，PAM4 数据信号的跳变时间可能会导致明显的水平眼图闭合。需要具有跳变资格的鉴相器来查看模拟电平，以恢复时钟。

可以利用传统的 NRZ 模拟接收器设计。但是，直接检测(四个幅度水平的比较器)要求大量功率。对于 PAM4 的多级传输，数字接收器被证明更加灵活，并提供了强大的信号处理技术。由于增加的体系结构复杂性，这可能很昂贵。

4.2.2. Slicer(限幅器)

与 NRZ 不同，PAM4 符号(两位/符号)由不同的电压电平表示。需要三个电压阈值变化的限幅器来检测 PAM4 的不同幅度电平。

4.2.3. 时钟和数据恢复(CDR)

时钟和数据恢复是现代高速串行数据传输中具有挑战性的功能之一。多级跳变使 NRZ CDR 无法使用。对于 PAM4，最著名的 CDR 技术是波特率 CDR。以下是一些示例：

1. 基于 Mueller-Mueller 鉴相器的 CDR
K. Mueller and M. Muller, *Timing Recovery in Digital Synchronous Data Receivers*, IEEE Transactions on Communications, vol. COM-24, no. 5, pp. 516-531, May 1976.
2. 基于最小均方误差相位检测器的 CDR
E. Lee and D. Messerschmitt, *Digital Communication*, 2nd ed. Kluwer Academic Publishers, Massachusetts, 1997.

4.3. 均衡技术

对于大多数链路配置，需要通道均衡以达到指定的误码率目标。

连续时间线性均衡器(CTLE)，前馈均衡器(FFE)和判决反馈均衡器(DFE)仍然是主要的接收器均衡方案。大多数 NRZ 均衡技术都是可转让的。但是，PAM4 信令链路中有某些区别和细节需要进一步关注。

- **多个浮动决策阈值级别：**决策阈值需要根据链路配置进行自适应确定。通常，这可以通过使用专用的自适应环路来完成，此环路对输入的波形执行 Automatic Gain Control (AGC)或根据接收信号的统计信息调整阈值。
- **缩小的均衡解决方案空间：**在 NRZ 方案中，一个接收器通常可以过度均衡(在一定范围内)一个波形，而不会显着降低无错误的数据恢复余量。信号过度均衡通常会缩短跳变时间，这可能有助于减少噪声到抖动的传输，从而降低时钟恢复性能。在 PAM4 中，在很大程度上剥夺了这种灵活性，因为过度均衡会恶化相邻符号。这意味着均衡需要在减小解决空间的情况下更加精确。此外，通常需要减小带有离散电平(例如 CTLE AC 增益电平和 FFE / DFE 抽头系数)的接收器均衡器的步长，以达到精度目标。
- **接收器非线性影响：**接收器中的非线性可能会引入不均匀且不对称的眼形状。均衡器将需要实现补偿方案以获得最佳性能。

关于接收器均衡的详细信息不在本文档的讨论范围之内。Intel Stratix 10 收发器对 NRZ 和 PAM4 信号恢复是自适应的。

4.4. CEI-56G-MR-PAM4 接收器详细信息

本节根据 CEI-56G-MR-PAM4 规范对接收器要求进行了详细介绍。

一个合规的接收器必须以一个合规发送器和一个合规通道的最坏情况组合，以指定的误码率(BER)自主运行。接收器应接受与图 22 (第 29 页)中指定的最小衰减连接的合规发送器所产生的差分输入信号幅度。

4.4.1. 电气特性

表 10. MR 的接收器电气输入规范

参数	符号	值	单位
Baud Rate	R_Baud	18.0 - 29.0	Gsym/s
Differential Input Return Loss	R_SDD11	方程 4 (第 16 页)	dB
Differential to Common Mode Input Conversion2	R_SCD11	方程 11 (第 30 页)	dB
Interference Tolerance	请参见"Receiver Interference Tolerance Parameters"表		
Jitter Tolerance	请参见"Receiver Jitter Tolerance Parameters"表		

表 11. 接收器干扰容限参数

参数	测试值 1 (15)		测试值 2 (15)		单位
	最小值	最大值	最小值	最大值	
Pre-FEC Bit Error Ratio (BER)	10^{-6}		10^{-6}		N/A
COM including effects of broadband noise	3		3		dB
Insertion loss at Nyquist	10		10		dB
RSS_DFE4	0.05		0.05		N/A

相关链接

标准通道规范 COM (第 27 页)

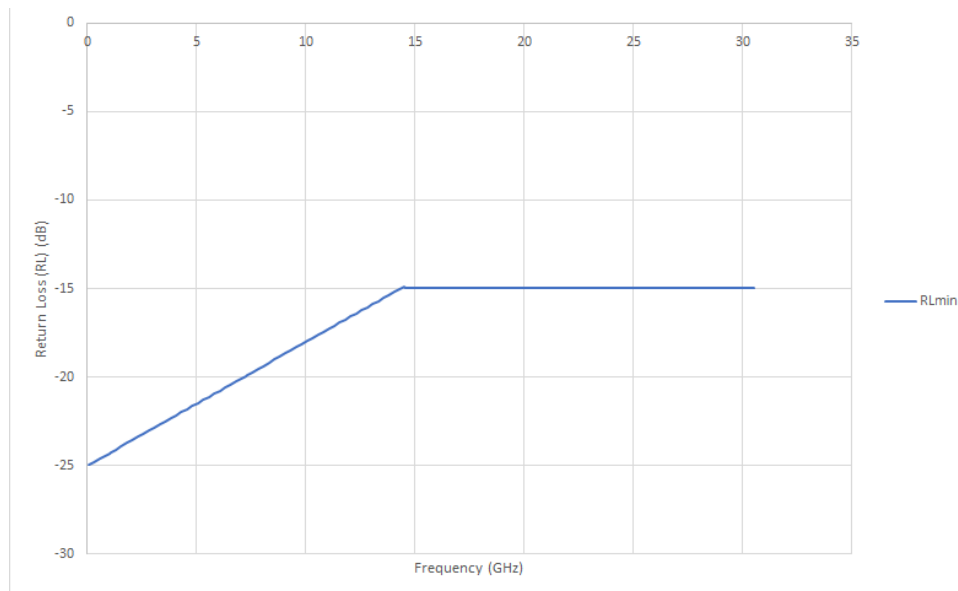
4.4.2. 接收器输入回波损耗

接收器的差分输入回波损耗(dB)必须遵循方程 14 (第 34 页)，其中 f 是以 GHz 为单位的频率。差分回波损耗测量的参考阻抗为 100 Ω 。

接收器的差分到共模回波损耗(dB)必须遵循以下公式。

(15) 有关测试值表示的详细信息，请参考 *Normative Channel Specification COM*。

图 25. 29 Gsym/s 的接收器差分到共模回波损耗限制



方程 14. 差分到共模回波损耗

$$RL_{dc}(f) \geq RL_{min}(f) = \begin{cases} 25 - 0.6897 \left(\frac{f \times 29}{f_b} \right) & (0.05 \leq f \leq 0.5f_b) \\ 15 & (0.5f_b < f \leq f_b) \end{cases} \text{ (dB)}$$

4.4.3. 接收器干扰容限

每个通道的接收器必须满足 pre-FEC BER 要求，通道必须与 Test 1 和 Test 2 的 Channel Operating Margin (COM)和损耗参数相匹配(请参考表 9 (第 27 页))。

对于干扰容限测试，请注意以下几点：

- 测试发送器的测得的 SNDR 应该用于 COM 计算中的 SNRTX。
- 设置发送器输出电平，使 RLM 等于 0.95
- 测试发送器要满足 *CEI-56G-MR Transmitter* 部分中的规范。
- 对测试发送器进行了约束，这样对于任何发送器均衡器设置，差分峰峰电压(differential peak-to-peak voltage)均小于 800 mV。

相关链接

[CEI-56G-MR 发送器](#) (第 11 页)

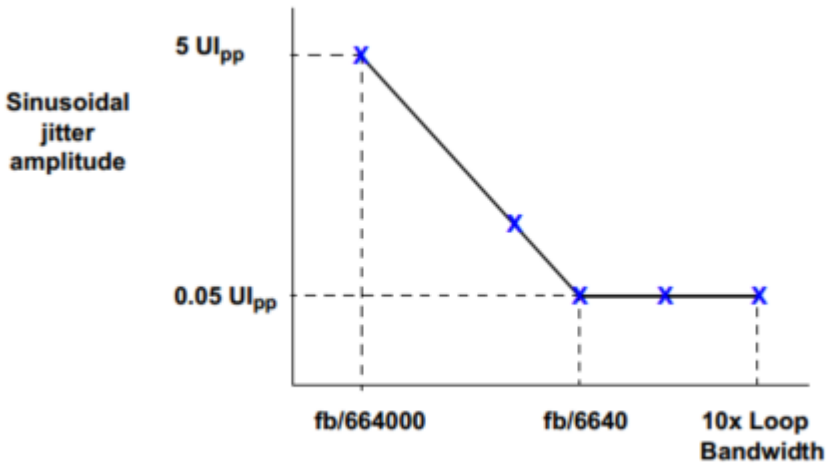
4.4.4. 接收器抖动容限

接收器抖动容限必须满足下表中定义的条件和参数。此正弦抖动是在压力输入测试中应用的抖动的一部分。接收器 BER 必须小于下表和下图列出的每对抖动频率和峰峰值幅度值的最大值。

表 12. 接收器抖动容限参数

频率范围	正弦抖动, 峰峰(Peak-to-Peak)值(UI)
$f < f_b/664000$	未指定
$f_b/664000 < f \leq f_b/6640$	$5 * f_b / (664000 * f)$
$f_b/6640 < f \leq 10 \text{ 倍接收器环路带宽}(f_b/6640)$	0.05

图 26. 接收器抖动容限掩模(Receiver Jitter Tolerance Mask)



5. PAM4 链路案例研究

本节显示了以下两个链路上的案例研究结果：

1. OIF_Stressed: 不符合 CEI-OIF 56G MR 规范
2. OIF_Compliant: 符合 CEI-OIF 56G MR 规范

表 13. 14 GHz 上的通道特性

电气特性	CEI-56G-MR-PAM4 Spec (dB)	OIF_Stressed (dB)	OIF_Compliant (dB)
Insertion Loss	< 20.0	22.78	18.79
Return Loss	> 7.5	~14.5	~13.5
Channel Operating Margin (COM)	> 3.0	~3	~3.7

链路仿真是在 Intel 的 Advanced Link Analyzer 的帮助下进行的。发送器和接收器都是 Intel Stratix 10 E-Tile IBIS-AMI 模型。由于封装模型不是器件模型的一部分，因此被添加到顶部。这样，对于链路仿真结果，在下图中您将观察到单独的 TX 和 RX 封装模型。

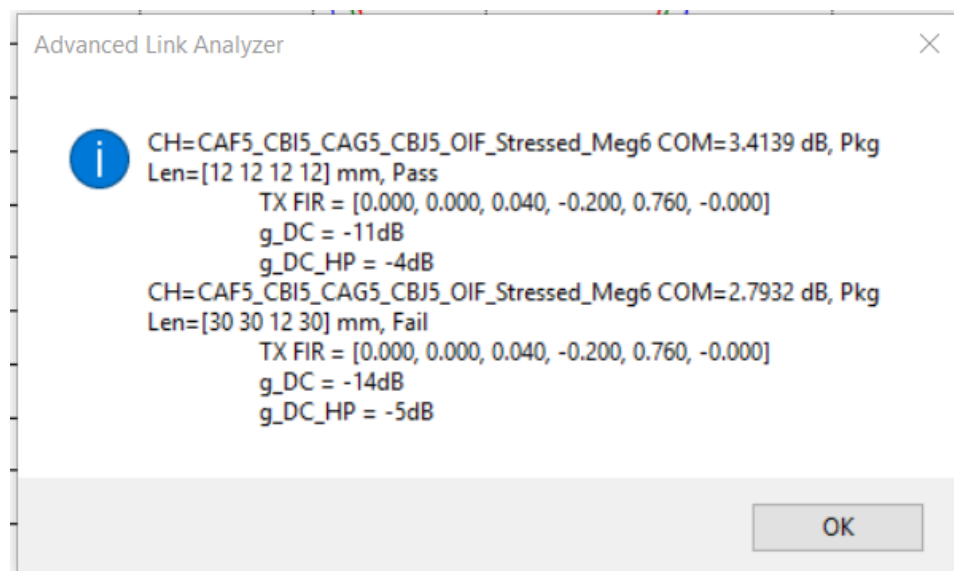
5.1. OIF_Stressed

COM Analysis 是在使用 Intel 的 Advanced Link Analyzer 的 Channel Viewer 进行测试时的通道上运行的。COM 结果如下：

- 短封装长度，COM (test 1) = 3.4139 dB，通过
- 长封装长度，COM (test 2) = 2.7932 dB，略有失败

链路仿真在典型 TX 和 RX 封装(~22.6 mm)上运行。此通道仅以 COM ~3 dB 通过。

图 27. OIF_Stressed 通道特征: Test 1 和 Test 2 的 COM 分析结果



5.1.1. 通道特征

下图显示了实验中使用的通道的特征。通道的插入损耗(IL)是 14.0 GHz 上的 $\sim 22.76\text{ dB}$ 和 25 GHz 上的 $\sim 38\text{ dB}$ 。插入损耗偏差(ILD)特征显示其具有一个高达 $\sim 20\text{ GHz}$ 的窄($< 2.5\text{ dB}$)扩展。

特征表明,此通道对于高达 25 GHz 的 NRZ 和 PAM4 链路操作是适合的,但是,由于 IL 和 IL 在 25 GHz 之后都会迅速恶化,因此难以支持 50 Gbps NRZ 操作。

图 28. OIF_Stressed 通道特征插入损耗(IL)

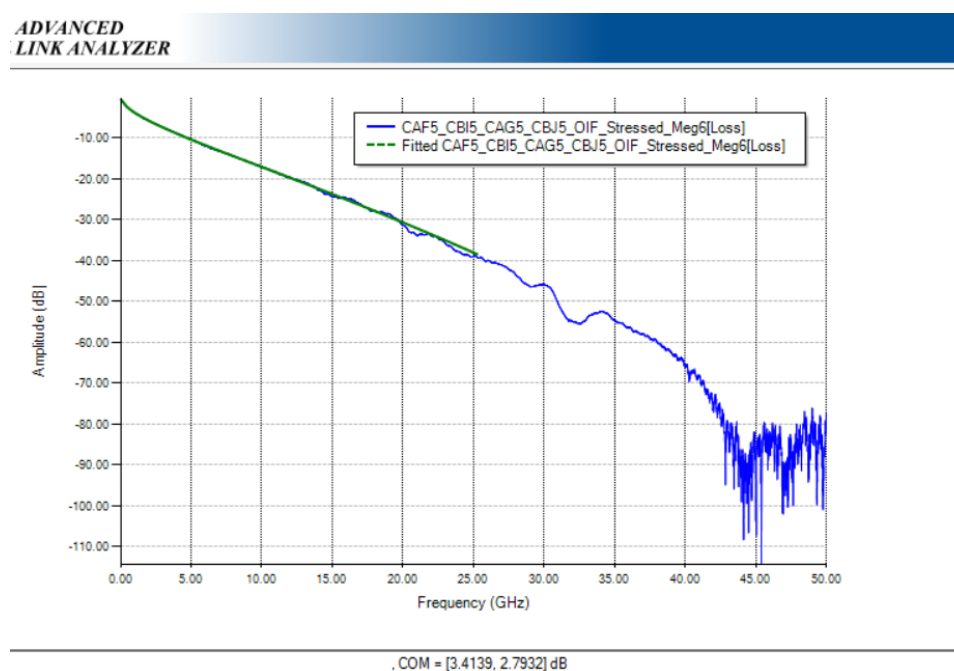


图 29. OIF_Stressed 通道特征插入损耗偏差(ILD)

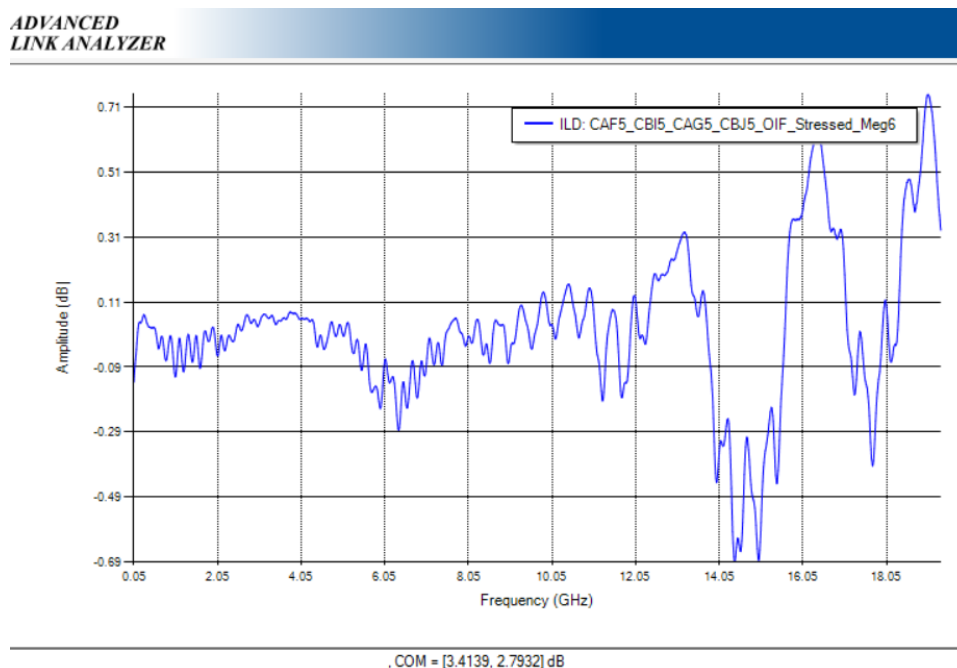
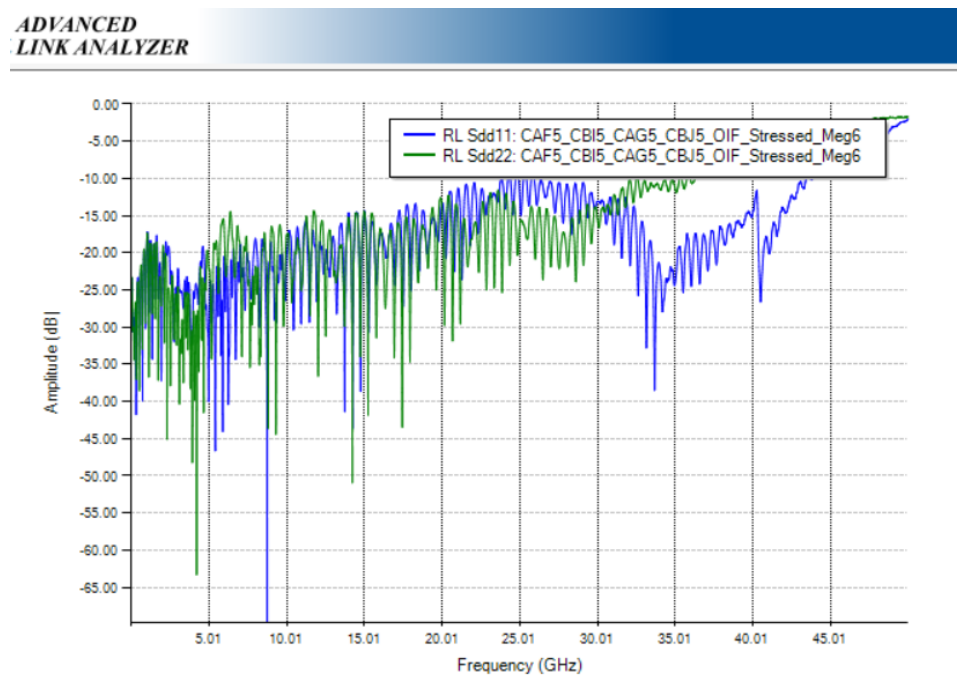


图 30. OIF_Stressed 通道特征回波损耗(RL)



5.1.2. 使用 Advanced Link Analyzer 的 OIF_Stressed PAM4 链路仿真

原理图拓扑如下：

- 发送器(无均衡): Intel Stratix 10 E-Tile, IBIS-AMI Model
- TX 封装: Intel Stratix 10 TX 封装
- 发送器通道: OIF Stressed Link
- RX 封装: Intel Stratix 10 RX 封装
- 接收器(自适应): Intel Stratix 10 E-Tile, IBIS-AMI Model

图 31. OIF Stressed 链路仿真结果

(a) = TX eye diagram, (b) = Channel eye diagram, (c) = RX CDR eye diagram

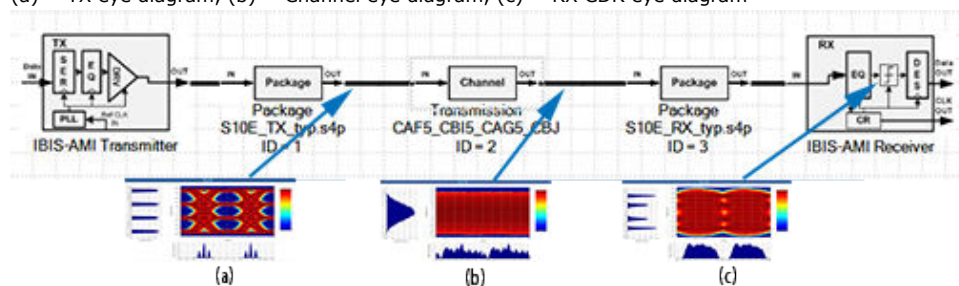


图 32. RX CDR BER Eye

BER 轮廓的 1E-6 (通过 CEI-OIF-56G MR 规范)。

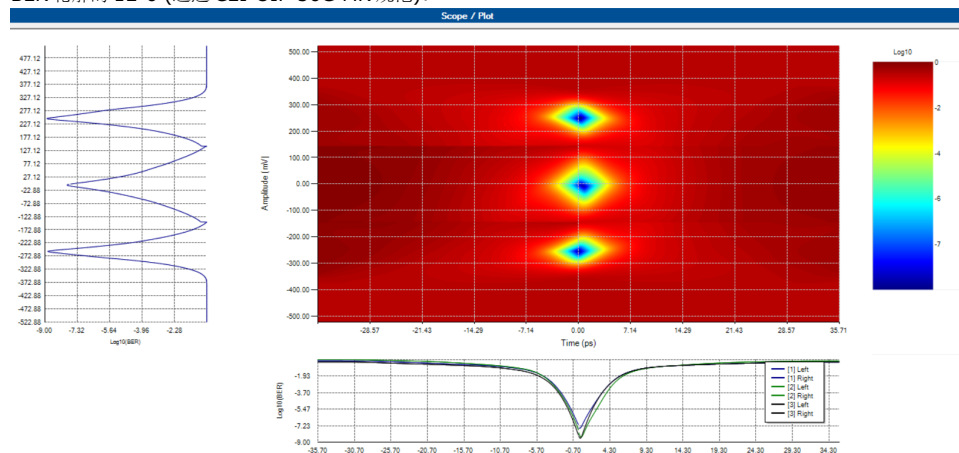
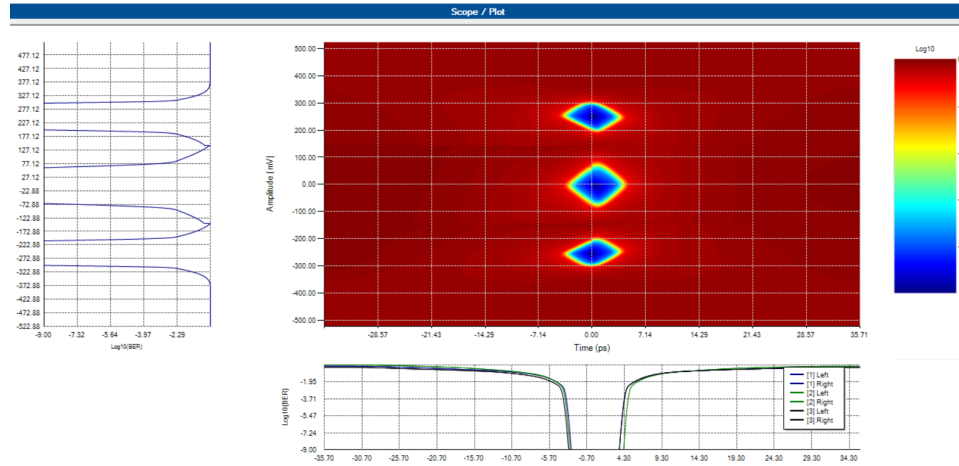


图 33. RX CDR FEC BER Eye

一个后 FEC 应用，其中 ER Eye 已显著提高到 1E-15。



优势：Intel Advanced Link Analyzer 能够应用并提供 RS FEC (544,514) 投射以更准确地评估通道性能。与市场上当前存在的链路仿真工具相比，这是一个无与伦比的优势。

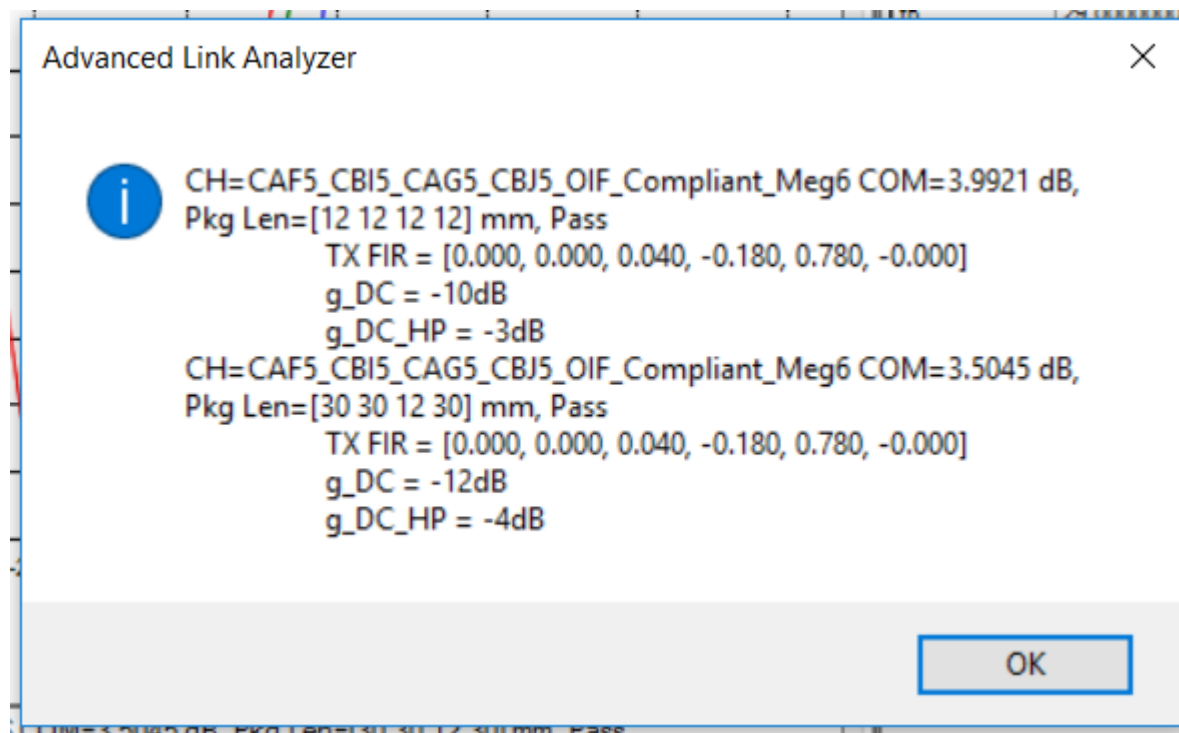
5.2. OIF_Compliant

COM 分析是在使用 Intel 的 Advanced Link Analyzer 的 Channel Viewer 进行测试时的通道上运行的。COM 结果如下：

- 短封装长度，COM = 3.9921 dB，通过
- 长封装长度，COM = 3.5045 dB，通过

对于短长度和长长度封装，链路(大于 3 dB 的 COM 值)显然都通过了。

图 34. OIF_Stressed 通道特征：长距离和短距离的 COM 分析结果



5.2.1. 通道特征

通道的插入损耗(IL)是 14.0 GHz 上的 $\sim 18.79\text{ dB}$ 和 25 GHz 上的 $\sim 31\text{ dB}$ 。插入损耗偏差(ILD)特征显示其具有一个高达 $\sim 20\text{ GHz}$ 的窄($< 1.8\text{ dB}$)扩展。

图 35. OIF_Stressed 通道特征：插入损耗(IL)

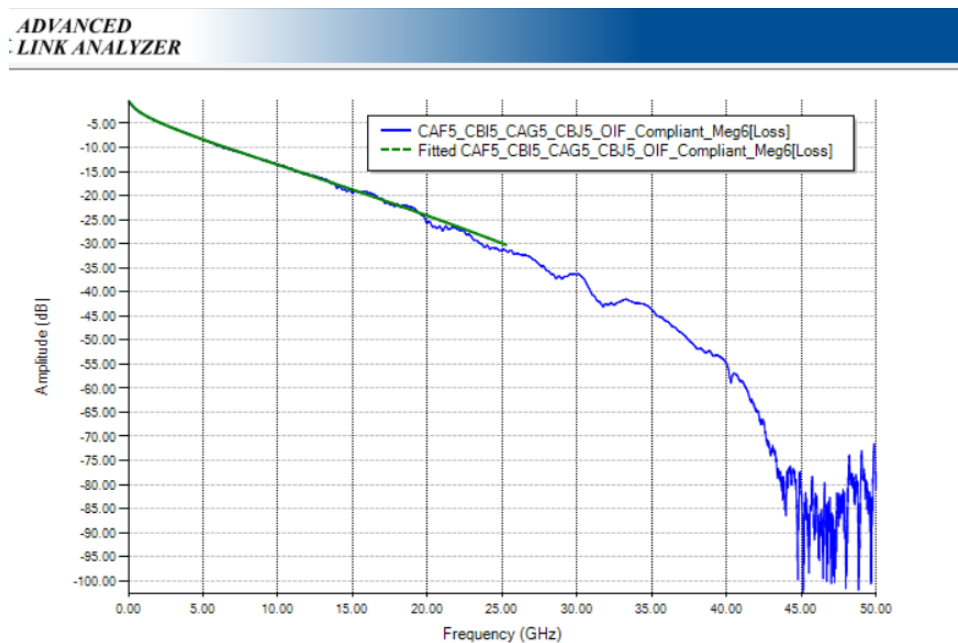


图 36. OIF_Compliant 通道特征：插入损耗偏差(ILD)

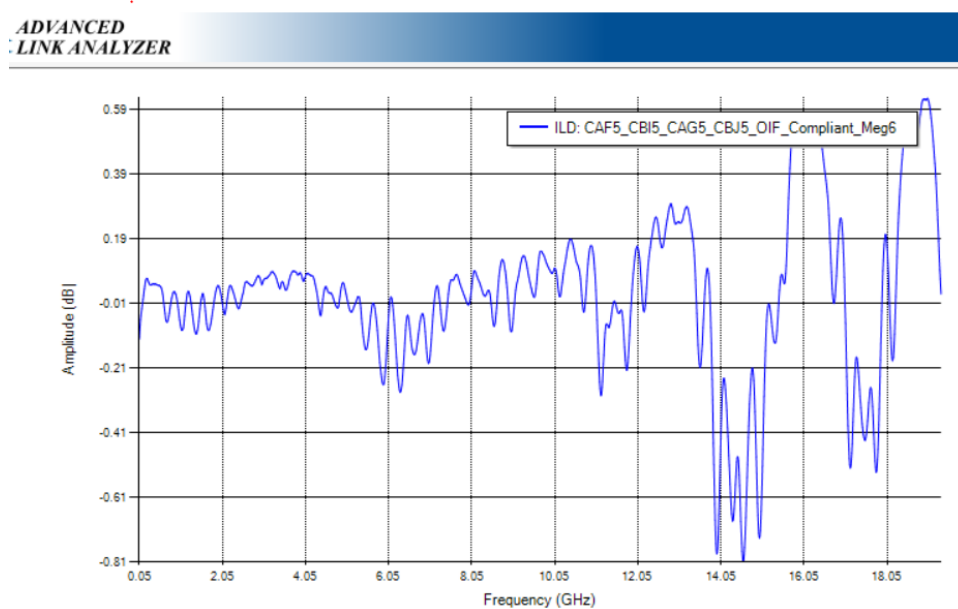
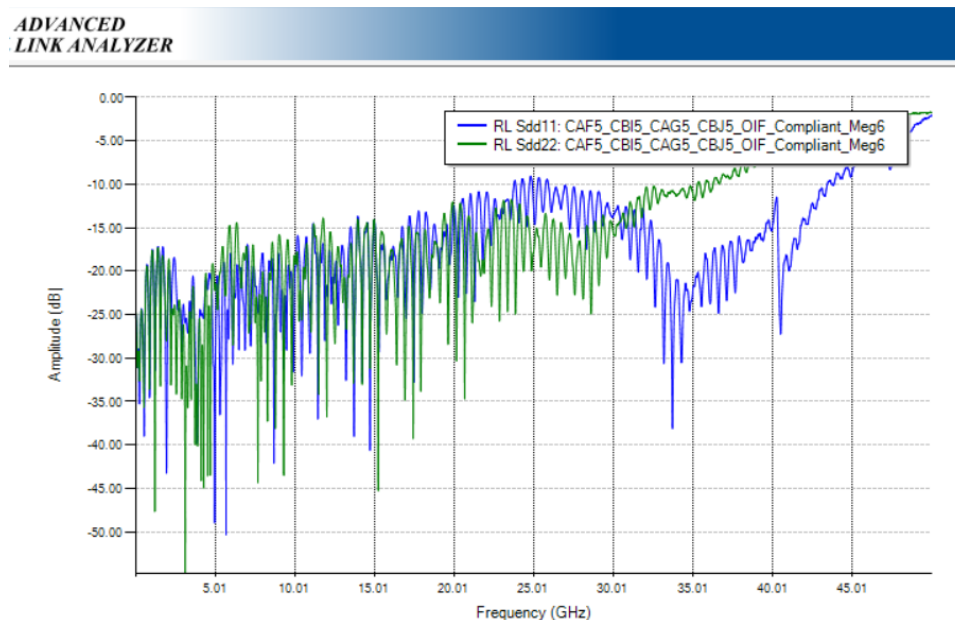


图 37. OIF_Compliant 通道特征：回波损耗(RL)



5.2.2. 使用 Advanced Link Analyzer 的 OIF_Compliant PAM4 链路仿真

原理图拓扑如下：

- 发送器(无均衡): Intel Stratix 10 E-Tile, IBIS-AMI Model
- TX 封装: Intel Stratix 10 TX 封装
- 发送器通道: OIF Compliant Link
- RX 封装: Intel Stratix 10 RX 封装
- 接收器(自适应): Intel Stratix 10 E-Tile, IBIS-AMI Model

图 38. OIF Compliant 链路仿真结果

(a) = TX eye diagram, (b) = Channel eye diagram, (c) = RX CDR eye diagram

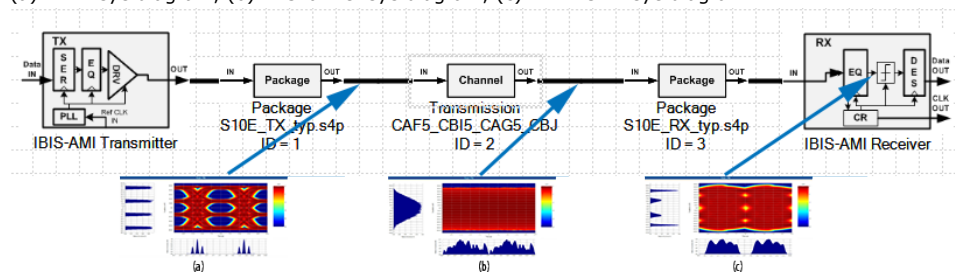


图 39. OIF Compliant 链路仿真结果: RX CDR BER Eye

BER 轮廓的 $1E-7$ (明显通过 CEI-OIF-56G MR 规范)。

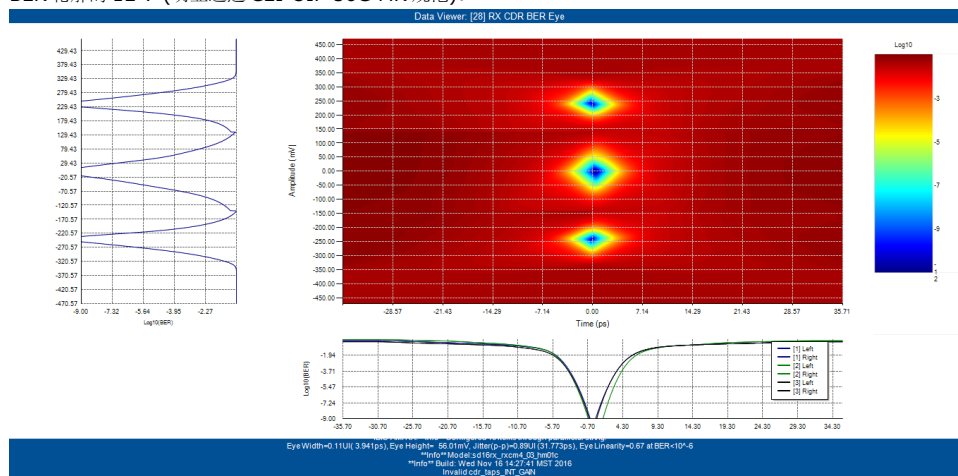
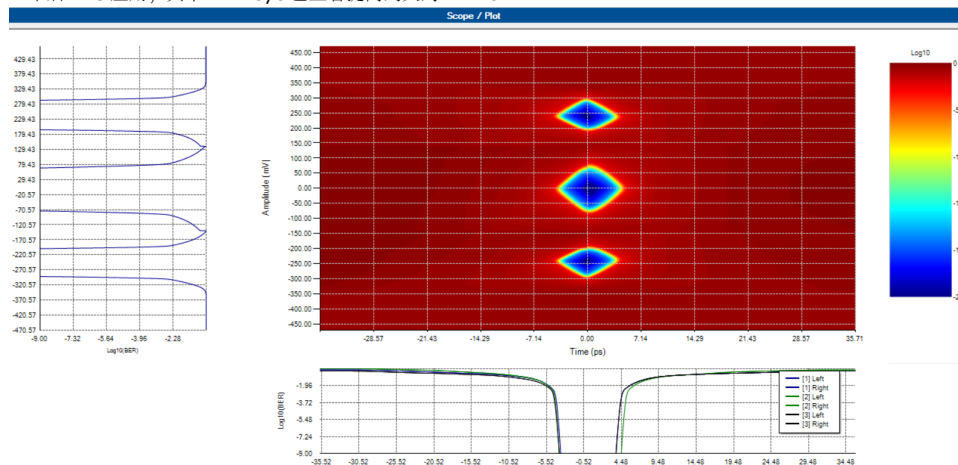


图 40. OIF Compliant 链路仿真结果: RX CDR FEC BER Eye

一个后 FEC 应用, 其中 BER eye 已显著提高大约 $1E-18$ 。



6. 中距离(MR) PAM4 系统设计研究

本节对使用 PAM4 设计 MR OIF-CEI-56G-MR 通道的优势进行了高层讨论，使用行业中可用的初步信息来说明主要优点。

6.1. 系统功率

下表显示了根据初步 EPE 计算和模块功率，一个 PAM4 400 Gbps 接口预计消耗多少功率。

表 14. 4 x 100G 系统功率

当 PCS, FEC 和 PMA 组合为总功率时(约 3.3 W)，NRZ 和 PAM-4 之间的总功率差异很小。

用例	E-tile 功率	光学器件(QSFP-DD)	正常化
4 x 100G w/ FEC + MAC (NRZ)	12.2 W	2 x 12 W	100%
4 x 100G w/ FEC + MAC (PAM4)	8.9 W	1 x 12 W	58%

然而，通过使用 PAM4，此接口仅需要 1 个 QSFP-DD 模块，而不是 2 个(16 x 25 Gbps NRZ vs. 8 x 50 Gbps PAM)。这样可以节省大约 15 W 的总功率。

总而言之，与 NRZ 解决方案相比，这个 PAM4 接口可节省 42% 的功率。

6.2. 系统成本

初步信息表明，一个 400G 模块的成本约为 100G 模块的 2.4 倍。

通过扩展，PAM4 光学器件的成本比使用四个 100G 模块的相同传统系统低 40%。这没有考虑此接口的额外电路板空间，功率和支持组件，这些因素都会进一步增加成本。

6.3. 电路板空间

一个 QSFP-DD 模块的宽度与普通 QSFP28 大致相同，但高度是其两倍。

因此，假设模块的高度没有问题，那么一个使用 PAM4 和 QSFP-DD 的 400-GBps 接口所需的空间不到 QSFP28 所需空间的 1/4。如果能够有效地耗散功率，那么可以在同一占用空间(footprint)中放置更多接口。

6.4. 结论

与相同的 NRZ 解决方案相比，PAM4 明显减少了收发器的数量(TX/ RX 数量的 1/2)，从而明显地提供了功率，占用空间(footprint)和成本优势。

然而，由于功耗集中在较小的占用空间上，因此使用 PAM4 的系统设计人员需要仔细规划功耗方案。请参考 *Intel Stratix 10 器件设计指南* 来了解关于如何规划设计的信息。

相关链接

[Intel Stratix 10 器件设计指南](#)

7. 词汇表和首字母缩写词

表 15. 术语表

术语	定义
CEI IA	基于条款的格式，支持随着时间的推移发布新条款
CEI-1.0	包括 CEI-6G-SR, CEI-6G-LR, CEI-11G-SR 条款
CEI-2.0	添加了 CEI-11G-LR 条款
CEI-3.0	从 CEI-25G-LR, CEI-28G-SR 增添工作
CEI-3.1	包括 CEI-28G-MR 和 CEI-28G-VSR
2.5D	通过硅中介层进行的一种裸片到裸片集成，此中介层具有连接其顶部和底部金属层的硅通孔(TSV)
3D	三维(3D)集成器件，其中两层或多层有源电子组件(例如，集成电路管芯)垂直集成到单个电路中，其中硅通孔(TSV)通常用于管芯到管芯连接
Informative	建议的
Normative	强制的

表 16. 缩略语列表

术语	定义
AGC	Automatic Gain Control(自动增益控制)
AUI	Attachment Unit Interface(附加单元接口)
CEI	Common Electrical Interface(通用电气接口)
COM	Channel Operating Margin(通道操作裕量)
DMT	Discrete Multitone Modulation(离散多音调制)
ENRZ	Ensemble Non-Return to Zero
FEC	Forward Error Correction(前向纠错)
FOM	Figure of Merit(绩效图)
IA	Implementation Agreements(实现协议)
LR	Long Reach(长距离)
MCM	Multi-Chip Module(多芯片模块)
MR	Mid Reach(中距离)
NRZ	Non-Return to Zero(不归零)
OIF	Optical Internetworking Forum(光学互联论坛)
继续...	

英特尔公司。保留所有权利。英特尔、英特尔徽标和其他英特尔标志是英特尔公司或其子公司的商标。依照英特尔的标准保证条例，英特尔保证其 **FPGA** 和半导体产品的性能符合当前规格，但保留随时更改任何产品和服务的权利，恕不另行通知。英特尔概不承担因应用或使用本文中描述的任何信息、产品或服务而产生的任何责任和义务，除非得到英特尔书面上的明确同意。建议英特尔客户在信赖任何已发布的信息之前以及下单订购产品或服务之前，应先获取最新版本的器件规格。

*其他的名称和品牌可能是其他所有者的资产。

术语	定义
PAM-2	Pulse Amplitude Modulation 2 Levels(脉冲幅度调制 2 级)
PAM-4	Pulse Amplitude Modulation 4 Levels(脉冲幅度调制 4 级)
PCBA	印刷电路板装配，在刚性玻璃纤维增强的环氧树脂基板上构建的电气组件的组件
PCBA	Printed Circuit Board Assembly(印刷电路板装配)
RS	Reed Solomon
SNDR	Signal-to-Noise and Distortion Ratio(信噪比和失真比)
SR	Short Reach(短距离)
USR	Ultra Short Reach(超短距离)
VSR	Very Short Reach(很短距离)
XSR	Extra Short Reach(超短距离)



8. 参考文献

1. *Equalization and Clock Recovery for a 2.5-10 Gb/s PAM-2/PAM-4 Backplane Transceiver Cell*
2. *High Speed Baud-Rate Clock Recovery*
3. "Effects of Device Characteristics in Multi-Level Signaling Links"

9. AN 835: PAM4 信令基础的文档修订历史

文档版本	修订内容
2019.03.12	将最大收发器数据速率从 30 Gbps NRZ 更新为 28.9 Gbps NRZ。
2018.01.31	首次发布。